

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EP0. All rts. reserv.

14614258

Basic Patent (No,Kind,Date): JP 10214042 A2 19980811 <No. of Patents: 004 >

DISPLAY DEVICE (English)

Patent Assignee: SANYO ELECTRIC CO

Author (Inventor): HIRANO KIICHI

IPC: *G09F-009/30; H05B-033/08; H05B-033/26

Derwent WPI Acc No: *G 98-491010; G 98-491010

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 10214042	A2	19980811	JP 97267383	A	19970930 (BASIC)
JP 2002196706	A2	20020712	JP 2001385504	A	20011219
JP 3281848	B2	20020513	JP 97267383	A	19970930
US 6084579	A	20000704	US 978262	A	19971125

Priority Data (No,Kind,Date):

JP 97267383 A 19970930

JP 96320109 A 19961129

JP 2001385504 A 20011219

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EP0. All rts. reserv.

10265440

Basic Patent (No,Kind,Date): JP 3281848 A2 911212 <No. of Patents: 002>

FIXING STRUCTURE FOR LONG MEMBER TO HONEYCOMB PANEL (English)

Patent Assignee: SUMITOMO LIGHT METAL IND

Author (Inventor): OKUTO KOICHIRO; NANBA KEIZO

IPC: *E04B-001/38;

JAPIO Reference No: 160111M000124

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 3281848	A2	911212	JP 9082560	A	900329 (BASIC)
JP 94070330	B4	940907	JP 9082560	A	900329

Priority Data (No,Kind,Date):

JP 9082560 A 900329

BEST AVAILABLE COPY

DIALOG(R)File 347:JAPIO

(c) 2003 JPO & JAPIO. All rts. reserv.

03618948 **Image available**

FIXING STRUCTURE FOR LONG MEMBER TO HONEYCOMB PANEL

PUB. NO.: 03-281848 [JP 3281848 A]

PUBLISHED: December 12, 1991 (19911212)

INVENTOR(s): OKUTO KOICHIRO

 NANBA KEIZO

APPLICANT(s): SUMITOMO LIGHT METAL IND LTD [000227] (A Japanese Company or
 Corporation), JP (Japan)

APPL. NO.: 02-082560 [JP 9082560]

FILED: March 29, 1990 (19900329)

INTL CLASS: [5] E04B-001/38

JAPIO CLASS: 27.2 (CONSTRUCTION -- Building)

JOURNAL: Section: M, Section No. 1223, Vol. 16, No. 111, Pg. 124,
 March 18, 1992 (19920318)

ABSTRACT

PURPOSE: To strongly attach long members to honeycomb panels by using honey comb panels with opening, aluminium or aluminium alloy plates, and aluminium or its alloy plates with opening.

CONSTITUTION: A long angular cylinder member 4 is welded to the center of an aluminium alloy plate 2, and an aluminium alloy honeycomb panel 1 with an opening is inserted through its opening into the plate 2. The plate 2 is welded with the panel 1, and the aluminium alloy plate 3 with an opening is inserted through its opening into the member 4 and while pressing the part 3, the panel 1, the long member 4, and the plate 3 are connected by welding. The long member 4 can thus be strongly attached to the upside of the panel 1 at right angles.

(19)日本国特許庁 (JP)

(12) 特 許 公 報 (B 2)

(11)特許番号

特許第3281848号
(P3281848)

(45)発行日 平成14年5月13日(2002.5.13)

(24)登録日 平成14年2月22日(2002.2.22)

(51)IntCl'

識別記号

PI

G 0 9 F 9/30

3 6 5

G 0 9 F 9/30

3 6 5 C

H 0 5 B 33/08

H 0 5 B 33/08

33/26

33/26

請求項の数11(全 17 頁)

(21)出願番号

特願平9-267383

(22)出願日

平成9年9月30日(1997.9.30)

(65)公開番号

特開平10-214042

(43)公開日

平成10年8月11日(1998.8.11)

審査請求日

平成12年4月4日(2000.4.4)

(31)優先権主張番号

特願平8-320109

(32)優先日

平成8年11月29日(1996.11.29)

(33)優先権主張国

日本 (JP)

(73)特許権者

000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者

平野 貞一

大阪府守口市京阪本通2丁目5番5号

三洋電機株式会社内

(74)代理人

100068755

弁理士 恩田 博宣

審査官

柿崎 拓

最終頁に続く

(54)【発明の名称】

表示装置

(57)【特許請求の範囲】

【請求項1】 エレクトロルミネッセンス素子と、同エレクトロルミネッセンス素子に並列に接続された付加容量と、前記付加容量から前記エレクトロルミネッセンス素子に流れる電流の大きさを制限するための付加抵抗とを備える表示装置。

【請求項2】 エレクトロルミネッセンス素子と、同エレクトロルミネッセンス素子に並列に接続された付加容量と、前記付加容量から前記エレクトロルミネッセンス素子に流れる電流の大きさを制限するための付加抵抗とを備えた面素がマトリックス状に配置されたアクティブマトリックス方式の表示装置。

【請求項3】 第1の電極と第2の電極との間に挟まれた発光素子層を設けたエレクトロルミネッセンス素子と、

絶縁膜を挟んで第1の電極または第2の電極と対向する第3の電極と、

付加容量およびエレクトロルミネッセンス素子を駆動する画素駆動素子とを備え、

前記付加容量は第1の電極または第2の電極と第3の電極と前記絶縁膜とによって構成され、その付加容量と前記エレクトロルミネッセンス素子とが並列に接続され且つ前記付加容量から前記エレクトロルミネッセンス素子に流れる電流の大きさを制限するための付加抵抗を備えた面素がマトリックス状に配置されたアクティブマトリックス方式の表示装置。

【請求項4】 請求項3に記載の表示装置において、前記画素駆動素子は薄膜トランジスタである表示装置。

【請求項5】 請求項3又は4に記載の表示装置において、前記発光素子層が有機化合物から成る有機エレクト

ロルミネッセンス素子を用いた表示装置。

【請求項6】 請求項5に記載の表示装置において、前記発光素子層は発光層と、少なくともホール輸送層または電子輸送層のいずれか一方とを備える有機エレクトロルミネッセンス素子を用いた表示装置。

【請求項7】 請求項6に記載の表示装置において、前記付加抵抗は前記エレクトロルミネッセンス素子と直列に接続され、このエレクトロルミネッセンス素子および付加抵抗の直列回路と付加容量とが並列に接続されている表示装置。

【請求項8】 請求項6に記載の表示装置において、前記付加抵抗は前記付加容量と直列に接続され、この付加容量及び付加抵抗の直列回路とエレクトロルミネッセンス素子とが並列に接続されている表示装置。

【請求項9】 請求項6～8のいずれか1項に記載の表示装置において、前記付加抵抗は抵抗値が一定の固定抵抗である表示装置。

【請求項10】 請求項6～8のいずれか1項に記載の表示装置において、前記付加抵抗は前記付加容量からの放電時に高抵抗となる可変抵抗である表示装置。

【請求項11】 請求項10に記載の表示装置において、前記付加抵抗はP型不純物層とN型不純物層との接合構造をとる表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は表示装置に係り、詳しくは、エレクトロルミネッセンス素子を用いた表示装置に関するものである。

【0002】

【従来の技術】 エレクトロルミネッセンス (EL: Electro Luminescence) 素子には、セレンや亜鉛などの無機化合物薄膜を発光材料として用いる無機EL素子と、有機化合物を発光材料として用いる有機EL素子とがある。有機EL素子には、(1) 発光効率が低い、(2) 駆動電圧が高い、(3) 発光材料を選択することで様々な色（緑、赤、青、黄など）を表示可能、(4) 自発光型であるため表示が鮮明でバックライトが不要、(5) 面発光であり、視野角依存性が無い、(6) 薄型で軽量、(7) 製造プロセスの最高温度が低いため、基板材料にプラスチックフィルムなどのような柔らかい材質を用いることが可能、などの優れた特徴がある。そこで、近年、CRTやLCDに代わる表示装置として、有機EL素子を用いた表示装置（以下、有機EL表示装置という）が注目されている。

【0003】 マトリックスに配置された点（ドット）で表示を行うドットマトリックスの有機EL表示装置には、単純マトリックス方式とアクティブマトリックス方式とがある。

【0004】 単純マトリックス方式は、表示パネル上にマトリックスに配置された各画素の有機EL素子を走査

信号に同期して外部から直接駆動する方式であり、有機EL素子だけで表示装置の表示パネルが構成されている。そのため、走査線数が増大すると1つの画素に割り当てられる駆動時間（デューティ）が少なくなり、コントラストが低下するという問題がある。

【0005】 一方、アクティブマトリックス方式は、マトリックスに配置された各画素に画素駆動素子（アクティブエレメント）を設け、その画素駆動素子を走査信号によってオン・オフ状態が切り替わるスイッチとして機能させる。そして、オン状態にある画素駆動素子を介してデータ信号（表示信号、ビデオ信号）を有機EL素子の陽極に伝達し、そのデータ信号を有機EL素子に書き込むことで、有機EL素子の駆動が行われる。その後、画素駆動素子がオフ状態になると、有機EL素子の陽極に印加されたデータ信号は電荷の状態で有機EL素子に保持され、次に画素駆動素子がオン状態になるまで引き続き有機EL素子の駆動が行われる。そのため、走査線数が増大して1つの画素に割り当てられる駆動時間が少なくなっても、有機EL素子の駆動に影響を受けることはなく、表示パネルに表示される画像のコントラストが低下することもない。従って、アクティブマトリックス方式によれば、単純マトリックス方式に比べてはるかに高画質な表示が可能となる。

【0006】 アクティブマトリックス方式は画素駆動素子の違いにより、トランジスタ型（3端子型）とダイオード型（2端子型）とに大別される。トランジスタ型は、ダイオード型に比べて製造が困難である反面、コントラストや解像度を高くするのが容易でCRTに匹敵する高品位な有機EL表示装置を実現することができるという特徴がある。前記したアクティブマトリックス方式の動作原理の説明は、主にトランジスタ型に対応したものである。

【0007】

【発明が解決しようとする課題】 単純マトリックス方式またはアクティブマトリックス方式のいずれの方式においても、各画素の特性として重要なものに、書き込み特性と保持特性とがある。書き込み特性に対して要求されるのは、表示パネルの仕様から定められた単位時間内に、各画素の有機EL素子に対して所望のデータ信号を十分に書き込むことができるかどうかという点である。また、保持特性に対して要求されるのは、各画素の有機EL素子に一旦書き込んだデータ信号を、表示パネルの仕様から定められた必要な時間だけ保持することができるかどうかという点である。

【0008】 ところが、表示装置は多数の有機EL素子をマトリックスに配置する構造上、各素子の大きさには限界があり、よって静電容量の増大には限界がある。有機EL素子の静電容量が小さいと、保持特性が低下し、高画質な表示装置を得ることが難しくなる。

【0009】 本発明は上記問題点を解決するためになさ

れたものであって、その目的は、保持特性を向上させることにより、質の高い安定した表示画像を得ることを可能としたエレクトロルミネッセンス素子を用いた表示装置を提供することにある。

【0010】

【課題を解決するための手段】請求項1の表示装置は、エレクトロルミネッセンス素子と、同エレクトロルミネッセンス素子に並列に接続された付加容量と、前記付加容量から前記エレクトロルミネッセンス素子に流れる電流の大きさを制限するための付加抵抗とを備えることをその要旨とする。

【0011】請求項2のアクティブマトリックス方式の表示装置は、エレクトロルミネッセンス素子と、同エレクトロルミネッセンス素子に並列に接続された付加容量と、前記付加容量から前記エレクトロルミネッセンス素子に流れる電流の大きさを制限するための付加抵抗とを備えたことをその要旨とする。

【0012】請求項3のアクティブマトリックス方式の表示装置は、第1の電極と第2の電極との間に挟まれた発光素子層を設けたエレクトロルミネッセンス素子と、絶縁膜を挟んで第1の電極または第2の電極と対向する第3の電極と、付加容量およびエレクトロルミネッセンス素子を駆動する画素駆動素子とを備え、前記付加容量は第1の電極または第2の電極と第3の電極と前記絶縁膜とによって構成され、その付加容量と前記エレクトロルミネッセンス素子とが並列に接続され且つ前記付加容量から前記エレクトロルミネッセンス素子に流れる電流の大きさを制限するための付加抵抗を備えた画素がマトリックス状に配置されたことをその要旨とする。

【0013】請求項4の表示装置は、請求項3に記載の発明において、前記画素駆動素子は薄膜トランジスタであることをその要旨とする。

【0014】請求項5の表示装置は、請求項3又は4に記載の発明において、前記発光素子層が有機化合物から成る有機エレクトロルミネッセンス素子を用いたことをその要旨とする。

【0015】請求項6の表示装置は、請求項5に記載の発明において、前記発光素子層は発光層と、少なくともホール輸送層または電子輸送層のいずれか一方とを備える有機エレクトロルミネッセンス素子を用いた表示装置。

【0016】請求項7の表示装置は、請求項6に記載の発明において、前記付加抵抗は前記エレクトロルミネッセンス素子と直列に接続され、このエレクトロルミネッセンス素子および付加抵抗の直列回路と付加容量とが並列に接続されていることをその要旨とする。

【0017】請求項8の表示装置は、請求項6に記載の発明において、前記付加抵抗は前記付加容量と直列に接続され、この付加容量及び付加抵抗の直列回路とエレクトロルミネッセンス素子とが並列に接続されていること

をその要旨とする。

【0018】請求項9の表示装置は、請求項6～8のいずれか1項に記載の発明において、前記付加抵抗は抵抗値が一定の固定抵抗であることをその要旨とする。

【0019】請求項10の表示装置は、請求項6～8のいずれか1項に記載の発明において、前記付加抵抗は前記付加容量からの放電時に高抵抗となる可変抵抗であることをその要旨とする。

【0020】請求項11の表示装置は、請求項10に記載の発明において、前記付加抵抗はP型不純物層とN型不純物層との接合構造をとることをその要旨とする。

【0021】尚、以下に述べる発明の実施の形態において、特許請求の範囲または課題を解決するための手段に記載の「第1の電極」は陽極5または陰極9から構成され、同じく「発光素子層」は各層6～8から構成され、同じく「第2の電極」は陰極9または陽極5から構成され、同じく「エレクトロルミネッセンス素子」は有機エレクトロルミネッセンス素子10から構成され、同じく「画素駆動素子」は薄膜トランジスタ23または60から構成される。また、「可変抵抗」とは同抵抗を流れる電流の方向によって抵抗値が変わるものである。

【0022】

【発明の実施の形態】

（第1実施形態）以下、本発明を具体化した第1実施形態を図面に従って説明する。

【0023】図1は、本実施形態の有機EL表示装置の1つの画素を示す概略断面図である。単純マトリックス方式をとる有機EL表示装置の1つの画素1は、透明絶縁基板2、付加容量（補助容量）の片側の電極3、透明絶縁膜4、陽極5、ホール輸送層6、発光層7、電子輸送層8、陰極9から構成されている。その各部材2～9はこの順番で積層形成されている。

【0024】透明絶縁基板2はガラスや合成樹脂などから形成されている。透明絶縁膜4はシリコン窒化膜、シリコン酸化膜、シリコン窒酸化膜などから形成されている。電極3および陽極5はITO（Indium Tin Oxide）などの透明電極から形成されている。発光素子層を構成する各層6～8は有機化合物から成り、その各層6～8と陽極5および陰極9とによって有機EL素子10が構成されている。

【0025】また、電極3および陽極5は透明絶縁膜4を挟んで対向している。そのため、透明絶縁膜4は誘電体膜として機能し、透明絶縁膜4と電極3および陽極5とによってコンデンサが形成され、そのコンデンサにより付加容量11が構成されている。つまり、陽極5は付加容量11の片側の電極として機能する。

【0026】陽極5は駆動電源12のプラス側に接続され、電極3および陰極9は駆動電源12のマイナス側に接続されている。つまり、有機EL素子10と付加容量11とは、駆動電源12に対して並列に接続されてい

る。

【0027】なお、図示していないが、透明絶縁膜4上には有機EL素子10を覆うように、パッシベーション膜が形成される。このように構成された画素1がマトリックス状に配置されることにより、有機EL表示装置の表示パネルが形成されている。

【0028】本実施形態においては、以下の作用および効果を得ることができる。

(1) 有機EL素子10においては、陽極5から注入されたホールと、陰極9から注入された電子とが発光層7の内部で再結合し、発光層7を形成する有機分子を励起して励起子が生じる。この励起子が放射失活する過程で発光層7から光が放たれる。この光は、透明な陽極5→透明絶縁膜4→透明な電極3→透明絶縁基板2を通して外部へ放出される。

【0029】ここで、ホール輸送層6は、陽極5からホールを注入させ易くする機能と、陰極9から注入された電子をブロックする機能とを有する。また、電子輸送層8は、陰極9から電子を注入させ易くする機能を有する。

【0030】(2) 駆動電源12に対して有機EL素子10と付加容量11とが並列に接続されている。そのため、付加容量11の静電容量分だけ、画素1の保持特性が向上する。つまり、付加容量11によって有機EL素子10の静電容量の不足分を補うわけである。その結果、高画質な単純マトリックス方式の有機EL表示装置を実現することができる。

【0031】例えば、透明絶縁膜4としてシリコン酸化膜(誘電率 ϵ_r : 3.8、比誘電率 ϵ_0 : 8.85E-14)を用い、電極3と陽極5とに挟まれた透明絶縁膜4の膜厚 d を1000Åとし、電極3、陽極5、陰極9の寸法形状を50×150 μ mの矩形状とした場合、付加容量11の静電容量 C は2.5pFとなる。そして、駆動電源12の電圧を6Vとすると、付加容量11に蓄積される電荷量 Q は15pCになる。

【0032】ここで、表示パネルの仕様から定められた画素1の発光を持続させる時間を0.1msecとすると、付加容量11に流れる電流 I は0.15 μ Aとなり、有機EL素子10にも同じ電流が流れる。そのため、有機EL素子10の陽極5および陰極9の単位面積あたりに流れる電流は2.0mA/cm²となる。このとき、走査線数が増大して1つの画素に割り当てられる駆動時間(デューティ)が60%になったとしても、画素1(有機EL素子10)の輝度は100cd/m²を超える。従って、付加容量11を設けることで、画素1の保持特性が向上し、十分な輝度を必要な時間だけ保持可能になることがわかる。

【0033】(第2実施形態) 以下、本発明を具体化した第2実施形態を図面に従って説明する。尚、本実施形態において、第1実施形態と同じ構成部材については符

号を等しくしてその詳細な説明を省略する。

【0034】図2は、本実施形態の有機EL表示装置の1つの画素を示す概略断面図である。アクティブマトリックス方式をとる有機EL表示装置31の1つの画素21は、有機EL素子10、付加容量11、付加抵抗22、画素駆動素子としての薄膜トランジスタ(TFT:Thin Film Transistor)23から構成されている。

【0035】付加抵抗22は、有機EL素子10の陰極9上に形成された高抵抗膜から構成される。そのような高抵抗膜としては、アモルファスシリコン膜、ポリサイド膜、シリサイド膜などがある。

【0036】プレーナ型のTFT23は、能動層として多結晶シリコン膜24を用い、LDD(Lightly Doped Drain)構造をとる。多結晶シリコン膜24は透明絶縁膜4上に形成されている。多結晶シリコン膜24上には、ゲート絶縁膜25を介してゲート電極26が形成されている。多結晶シリコン膜24には、高濃度のドレイン領域27a、低濃度のドレイン領域27b、高濃度のソース領域28a、低濃度のソース領域28bがそれぞれ形成されている。高濃度のドレイン領域27aはドレイン電極29と接続されている。

【0037】有機EL素子10の陽極5は、透明絶縁膜4上に延設され、TFT23の高濃度のソース領域28aと接続されている。つまり、有機EL素子10の陽極5は、TFT23のソース電極として機能する。

【0038】なお、図示していないが、透明絶縁膜4上には付加抵抗22、有機EL素子10及びTFT23を覆うように、パッシベーション膜が形成される。図3に、本実施形態の有機EL表示装置31のブロック構成を示す。

【0039】有機EL表示装置31は、表示パネル201、ゲートドライバ202、ドレインドライバ(データドライバ)203から構成されている。表示パネル201には各ゲート配線(走査線)G1...Gn、Gn+1...Gmと各ドレイン配線(データ線)D1...Dn、Dn+1...Dmとが配置されている。各ゲート配線G1...Gmと各ドレイン配線D1...Dmとはそれぞれ直交し、その直交部分にそれぞれ画素21が設けられている。つまり、マトリックス状に配置された各画素21によって表示パネル201が形成されている。

【0040】そして、各ゲート配線G1...Gmはゲートドライバ202に接続され、ゲート信号(走査信号)が印加されるようになっている。また、各ドレイン配線D1...Dmはドレインドライバ203に接続され、データ信号が印加されるようになっている。これらのドライバ202、203によって周辺駆動回路204が構成されている。

【0041】ここで、各ゲート配線G1...Gmは、TFT23のゲート電極26によって形成されている。また、各ドレイン配線D1...Dmは、TFT23のドレイ

ン電極29によって形成されている。

【0042】図4に、ゲート配線G_nとドレイン配線D_nとの直交部分に設けられている画素21の等価回路を示す。有機EL素子10は付加抵抗22を介して共通陰極線CLに接続されている。共通陰極線CLは、全ての画素21に対して共通の配線になっており、付加容量11の電極3によって形成されている。そして、共通陰極線CLには定電圧が印加されている。

【0043】つまり、直列に接続された有機EL素子10および付加抵抗22と、付加容量11とは、TFT23の高濃度のソース領域28aと共通陰極線CLとの間に並列に接続されている。

【0044】本実施形態においては、以下の作用および効果を得ることができる。

(1) 画素21において、ゲート配線G_nを正電圧にしてTFT23のゲート電極26に正電圧を印加すると、TFT23がオン状態となる。すると、ドレイン配線D_nに印加されたデータ信号で、有機EL素子10の静電容量と付加容量11とが充電され、画素21にデータ信号が書き込まれる。そのデータ信号によって有機EL素子10の駆動が行われる。

【0045】反対に、ゲート配線G_nを負電圧にしてTFT23のゲート電極26に負電圧を印加すると、TFT23がオフ状態となり、その時点でドレイン配線D_nに印加されていたデータ信号は、電荷の状態有機EL素子10の静電容量と付加容量11とによって保持される。このように、画素21へ書き込みたいデータ信号を各ドレイン配線D₁～D_mに与えて、各ゲート配線G₁～G_mの電圧を制御することにより、各画素21に任意のデータ信号を保持させておくことができる。そして、次に、TFT23がオン状態になるまで、引き続き有機EL素子10の駆動が行われる。

【0046】(2) 上記(1)より、ゲート配線数(走査線数)が増大して1つの画素21に割り当てられる駆動時間が少なくなっても、有機EL素子10の駆動に影響を受けることはなく、表示パネル201に表示される画像のコントラストが低下することもない。従って、アクティブマトリクス方式の有機EL表示装置31によれば、第1実施形態における単純マトリクス方式の有機EL表示装置に比べてはるかに高画質な表示が可能となる。

【0047】(3) 有機EL素子10および付加抵抗22と、付加容量11とが、TFT23と共通陰極線CLとの間に並列に接続されている。そのため、付加容量11の静電容量分だけ、画素21の保持特性が向上する。その結果、高画質なアクティブマトリクス方式の有機EL表示装置31を実現することができる。

【0048】ここで、付加抵抗22が設けられているのは、有機EL素子10の内部抵抗が小さいためである。つまり、有機EL素子10は内部抵抗が小さいため、付

加抵抗22が設けられていない場合、有機EL素子10の内部抵抗と付加容量11とによる時定数が小さくなり、画素21にデータ信号を保持可能な時間が短くなることから、保持特性が低下してしまう。そこで、付加抵抗22を設けることにより、有機EL素子10の内部抵抗の不足分を補うわけである。

【0049】例えば、第1実施形態の前記(2)と同様に各部材(透明絶縁膜4、電極3、陽極5、陰極9)の条件を設定し、付加容量11に流れる電流Iを0.15μAとした場合には、付加抵抗22を40MΩ程度に設定することで、十分な保持特性を得ることができる。

【0050】(4) 画素21においては、TFT23を設けている分だけ、第1実施形態の画素1に比べて表示パネル上の専有面積が大きくなる。しかし、TFT23のトランジスタサイズが小さいものであっても、画素21を駆動するには十分である。そのため、TFT23による画素21の面積増大により、有機EL表示装置31の画質が低下することはない。

【0051】例えば、TFT23のゲート電極26の幅(ゲート幅W)および長さ(ゲート長L)を共に5μmとした場合、ソース・ドレイン間に流れる電流は10～20A程度になる。この電流値は、前記した付加容量11および有機EL素子10に流れる電流I(=0.15μA)に比べて十分に大きい。従って、TFT23のトランジスタサイズは小さくても良いことがわかる。

【0052】(5) TFT23は、能動層として多結晶シリコン膜24を用い、LDD構造をとる。そのため、TFT23のオン・オフ比を大きくすると共に、オフ状態におけるリーク電流を小さくすることができる。従って、上記(2)の作用および効果をより確実に得ることができる。

【0053】ところで、TFT23において、各ドレイン領域27a、27bがソース領域と呼ばれ、ドレイン電極29がソース電極と呼ばれ、各ソース領域28a、28bがドレイン領域と呼ばれることがある。この場合、ドレイン配線D₁～D_mはソース配線と呼ばれ、ドレインドライバ203はソースドライバと呼ばれる。

【0054】(第3実施形態)以下、本発明を具体化した第3実施形態を図面に従って説明する。尚、本実施形態において、第1実施形態と同じ構成部材については符号を等しくしてその詳細な説明を省略する。

【0055】図5は、本実施形態の有機EL表示装置の1つの画素を示す概略断面図である。単純マトリクス方式をとる有機EL表示装置の1つの画素41は、透明絶縁基板2、陽極5、ホール輸送層6、発光層7、電子輸送層8、陰極9、絶縁膜42、付加容量(補助容量)の片側の電極43から構成されている。その各部材2、5～9、42、43はこの順番で積層形成されている。

【0056】絶縁膜42はシリコン窒化膜、シリコン酸化膜、シリコン窒酸化膜などから形成されている。尚、

絶縁膜42は透明である必要はなく、所望の絶縁特性を有する膜であればどのような材質を用いてもよい。

【0057】電極43はアルミ合金膜、高融点金属膜、高融点金属化合物膜、シリサイド膜、ポリサイド膜、ドーパドポリシリコン膜などから形成されている。尚、電極43についても透明である必要はなく、抵抗値の低い膜であればどのような材質を用いてもよい。

【0058】電極43および陰極9は絶縁膜42を挟んで対向している。そのため、絶縁膜42は誘電体膜として機能し、絶縁膜42と電極43および陰極9とによってコンデンサが形成され、そのコンデンサにより付加容量44が構成されている。つまり、陰極9は付加容量44の片側の電極として機能する。

【0059】電極43および陽極5は駆動電源12のプラス側に接続され、陰極9は駆動電源12のマイナス側に接続されている。つまり、有機EL素子10と付加容量44とは、駆動電源12に対して並列に接続されている。

【0060】このように構成された画素41がマトリクス状に配置されることにより、有機EL表示装置の表示パネルが形成されている。本実施形態においては、駆動電源12に対して有機EL素子10と付加容量44とが並列に接続されている。そのため、付加容量44の静電容量分だけ、画素41の保持特性が向上する。つまり、付加容量44によって有機EL素子10の静電容量の不足分を補うわけである。その結果、高画質な単純マトリクス方式の有機EL表示装置を実現することができる。

【0061】(第4実施形態)以下、本発明を具体化した第4実施形態を図面に従って説明する。尚、本実施形態において、第1～第3実施形態と同じ構成部材については符号を等しくしてその詳細な説明を省略する。

【0062】図6は、本実施形態の有機EL表示装置の1つの画素を示す概略断面図である。アクティブマトリクス方式をとる有機EL表示装置の1つの画素51は、有機EL素子10、付加容量44、電極52、TFT23から構成されている。

【0063】透明絶縁基板2上には有機EL素子10と絶縁膜53とが形成され、有機EL素子10および絶縁膜53の表面は平坦化されている。つまり、透明絶縁基板2上に有機EL素子10を形成することによって生じる段差は、絶縁膜53によって埋め込まれている。絶縁膜53はシリコン窒化膜、シリコン酸化膜、シリコン窒酸化膜などから形成されている。尚、絶縁膜53は透明である必要はなく、所望の絶縁特性を有する膜であればどのような材質を用いてもよい。

【0064】有機EL素子10は透明絶縁基板2上に陰極9、電子輸送層8、発光層7、ホール輸送層6、付加抵抗としての陽極5の順番で積層形成されている。陽極5は高抵抗膜から構成される。そのような高抵抗膜とし

ては、ポリサイド膜やシリサイド膜などがある。

【0065】電極52は、有機EL素子10の陽極5上に形成されている。電極52は、絶縁膜53上に延設され、TFT23の高濃度のソース領域28aと接続されている。つまり、電極52は、TFT23のソース電極として機能する。

【0066】電極52上には、絶縁膜42を介して電極43が形成されている。電極52および電極43は、絶縁膜42を挟んで対向している。そのため、絶縁膜42は誘電体膜として機能し、絶縁膜42と、電極52および電極43とによってコンデンサが形成され、そのコンデンサにより付加容量44が構成されている。つまり、電極52は、付加容量44の片側の電極としても機能する。尚、付加容量44と陽極5とは接続されているため、陽極5も付加容量44の片側の電極として機能する。

【0067】図7に、本実施形態の有機EL表示装置54のブロック構成を示す。有機EL表示装置54は、第2実施形態の有機EL表示装置31と同様に、表示パネル201、ゲートドライバ202、ドレインドライバ203から構成されている。

【0068】図8に、ゲート配線Gnとドレイン配線Dnとの直交部分に設けられている画素51の等価回路を示す。有機EL素子10は共通陰極線CLに接続されている。共通陰極線CLは、全ての画素51に対して共通の配線になっており、有機EL素子10の陽極5によって形成されている。

【0069】つまり、直列に接続された有機EL素子10およびその陽極(付加抵抗)5と、付加容量44とは、TFT23の高濃度のソース領域28aと共通陰極線CLとの間に並列に接続されている。

【0070】本実施形態においては、以下の作用および効果を得ることができる。

(1)画素51の駆動方法については、第2実施形態の前記(1)と同様である。従って、第2実施形態の前記(2)と同様の作用により、アクティブマトリクス方式の有機EL表示装置54によれば、第1実施形態あるいは第3実施形態における単純マトリクス方式の有機EL表示装置に比べてはるかに高画質な表示が可能となる。

【0071】(2)有機EL素子10およびその陽極5と、付加容量44とが、TFT23と共通陰極線CLとの間に並列に接続されている。そのため、付加容量44の静電容量分だけ、画素51の保持特性が向上する。その結果、高画質なアクティブマトリクス方式の有機EL表示装置54を実現することができる。尚、陽極5の機能は、第2実施形態における付加抵抗22のそれと同じである。

【0072】(第5実施形態)以下、本発明を具体化した第5実施形態を図面に従って説明する。尚、本実施形

態において、第2実施形態と同じ構成部材については符号を等しくしてその詳細な説明を省略する。

【0073】図9は、本実施形態の有機EL表示装置の1つの画素を示す概略断面図である。アクティブマトリックス方式をとる有機EL表示装置の1つの画素55は、有機EL素子10、付加容量57、付加抵抗58、画素駆動素子としてのTFT60から構成されている。

【0074】透明絶縁基板2上には付加容量（補助容量）の片側の電極56、透明絶縁膜59、付加抵抗58及び有機EL素子10がこの順番で積層形成されている。透明絶縁膜59はシリコン窒化膜、シリコン酸化膜、シリコン窒酸化膜などから形成されている。電極56および付加抵抗58はITO（Indium Tin Oxide）などの透明電極から形成されている。

【0075】付加抵抗58は、アモルファスシリコン膜、ポリサイド膜、シリサイド膜などの高抵抗膜から構成される。また、電極56および付加抵抗58は透明絶縁膜59を挟んで対向している。そのため、透明絶縁膜59は誘電体膜として機能し、透明絶縁膜59と電極56および付加抵抗58とによってコンデンサが形成され、そのコンデンサにより付加容量57が構成されている。

【0076】プレーナ型のTFT60は、能動層として多結晶シリコン膜61（またはアモルファスシリコン膜）を用いる。多結晶シリコン膜61は透明絶縁基板2上に形成されている。多結晶シリコン膜61上には、ゲート絶縁膜62を介してゲート電極63が形成されている。多結晶シリコン膜61には、ドレイン領域64、ソース領域65がそれぞれ形成されている。ドレイン領域64はドレイン電極66と接続されている。

【0077】付加抵抗58は、透明絶縁膜59上に延設され、TFT60のソース領域65と接続されている。つまり、有機EL素子10の陽極5は、TFT60のソース電極として機能する。

【0078】また、TFT60上には絶縁膜67が形成され、有機EL素子10及び絶縁膜67を覆うように、パッシベーション膜68が形成されている。図10に、画素55を図3と同様の有機EL表示装置に用いた場合の等価回路を示す。有機EL素子10はTFT60を介してドレイン配線（駆動電源のプラス側）Dnと共通陰極線CLとの間に接続されている。付加抵抗58は付加容量57を介して共通陰極線CLに接続されている。

【0079】つまり、直列に接続された付加抵抗58および付加容量57と有機EL素子10とは、TFT60のソース領域65と共通陰極線CLとの間に並列に接続されている。

【0080】本実施形態においては、以下の作用および効果を得ることができる。

（1）画素55の駆動方法については、第2実施形態の前記（1）と同様である。従って、第2実施形態の前記

（2）と同様の作用により、本実施形態のアクティブマトリックス方式の有機EL表示装置によれば、第1実施形態あるいは第3実施形態における単純マトリックス方式の有機EL表示装置に比べてはるかに高画質な表示が可能となる。

【0081】（2）付加抵抗58および付加容量57の直列回路と有機EL素子10とが、TFT60と共通陰極線CLとの間に並列に接続されている。そのため、付加容量57の静電容量分だけ、画素55の保持特性が向上する。その結果、高画質なアクティブマトリックス方式の有機EL表示装置を実現することができる。

【0082】（3）また、付加抵抗58が設けられているのは第2実施形態の前記（3）と同様の理由によるが、ここでは、付加抵抗58が有機EL素子10に対して並列に設けられていることから、同抵抗58を付加することに起因する書き込み特性の劣化等がない。

【0083】ところで、TFT60において、ドレイン領域64がソース領域と呼ばれ、ドレイン電極66がソース電極と呼ばれ、ソース領域65がドレイン領域と呼ばれることがあることは前記TFT23の場合と同様である。

【0084】（第6実施形態）以下、本発明を具体化した第6実施形態を図面に従って説明する。尚、本実施形態において、第5実施形態と同じ構成部材については符号を等しくしてその詳細な説明を省略する。

【0085】図11は、本実施形態の有機EL表示装置の1つの画素を示す概略断面図である。アクティブマトリックス方式をとる有機EL表示装置の1つの画素70は、有機EL素子10、付加容量72、画素駆動素子としてのTFT60から構成されている。

【0086】透明絶縁基板2上には付加抵抗として作用する電極71、透明絶縁膜59、付加容量（補助容量）の片側の電極73及び有機EL素子10がこの順番で積層形成されている。付加抵抗としての電極71は、アモルファスシリコン膜、ポリサイド膜、シリサイド膜などの高抵抗膜から構成され、付加容量（補助容量）の片側の電極としても機能する。

【0087】また、電極71および電極73は透明絶縁膜59を挟んで対向している。そのため、透明絶縁膜59は誘電体膜として機能し、透明絶縁膜59と電極71および電極73とによってコンデンサが形成され、そのコンデンサにより付加容量72が構成されている。

【0088】電極73は、透明絶縁膜59上に延設され、TFT60のソース領域65と接続されている。つまり、有機EL素子10の陽極5は、TFT60のソース電極として機能する。

【0089】図12に、画素70を図3と同様の有機EL表示装置に用いた場合の等価回路を示す。有機EL素子10はTFT60を介してドレイン配線（駆動電源のプラス側）Dnと共通陰極線CLとの間に接続されてい

る。電極（付加抵抗）71は付加容量72と共通陰極線CLとの間に接続されている。

【0090】つまり、直列に接続された付加容量72および付加抵抗71と有機EL素子10とは、TFT60のソース領域65と共通陰極線CLとの間に並列に接続されている。

【0091】本実施形態においては、以下の作用および効果を得ることができる。

(1) 画素70の駆動方法については、第2実施形態の前記(1)と同様である。従って、第2実施形態の前記

(2)と同様の作用により、アクティブマトリックス方式の有機EL表示装置によれば、第1実施形態あるいは第3実施形態における単純マトリックス方式の有機EL表示装置に比べてはるかに高画質な表示が可能となる。

【0092】(2) 付加容量72および付加抵抗（電極）71の直列回路と有機EL素子10とが、TFT60と共通陰極線CLとの間に並列に接続されている。そのため、付加容量72の静電容量分だけ、画素70の保持特性が向上する。その結果、高画質なアクティブマトリックス方式の有機EL表示装置を実現することができる。また、付加抵抗としての電極71が有機EL素子10に対して並列に設けられていることから、同電極71を付加することに起因する書き込み特性の劣化等がない。

【0093】（第7実施形態）以下、本発明を具体化した第7実施形態を図面に従って説明する。尚、本実施形態において、第6実施形態と同じ構成部材については符号を等しくしてその詳細な説明を省略する。

【0094】図13は、本実施形態の有機EL表示装置の1つの画素を示す概略断面図である。アクティブマトリックス方式をとる有機EL表示装置の1つの画素75は、有機EL素子10、付加容量72、画素駆動素子としてのTFT60から構成されている。本実施形態において、付加抵抗として作用する付加容量（補助容量）の片側の電極76はTFT60の下方まで延設されており、その他の構成は第6実施形態の画素70（図11参照）と同様である。

【0095】本実施形態においては、以下の作用および効果を得ることができる。

(1) 本実施形態の画素75を用いた有機EL表示装置によれば、第6実施形態の有機EL表示装置と同様の作用及び効果がある。また、付加抵抗として作用する電極76をTFT60の下方まで延設しているため、透明絶縁基板2として安価なガラスを使用した場合に、ガラス中に含まれるナトリウムイオン、カリウムイオン等のイオンによるTFT60の動作への影響を、電極76によって遮断することができる。よって、画素75を安定して動作させることができ、画素75の信頼性を向上することができる。

【0096】（第8実施形態）以下、本発明を具体化し

た第8実施形態を図面に従って説明する。尚、本実施形態において、第5実施形態と同じ構成部材については符号を等しくしてその詳細な説明を省略する。

【0097】図14は、本実施形態の有機EL表示装置の1つの画素を示す概略断面図である。アクティブマトリックス方式をとる有機EL表示装置の1つの画素80は、有機EL素子10、付加容量81、付加抵抗84、画素駆動素子としてのTFT60から構成されている。

【0098】透明絶縁基板2上には付加容量（補助容量）の片側の電極56、透明絶縁膜59、付加抵抗84及び有機EL素子10がこの順番で積層形成されている。付加抵抗84は透明絶縁膜59上に形成されたN⁺型多結晶シリコン膜82と、同シリコン膜82上に形成されたP⁺型多結晶シリコン膜83とからなる。付加抵抗84はPN接合構造をとるため、可変抵抗として動作する。つまり、P⁺型多結晶シリコン膜83からN⁺型多結晶シリコン膜82に向かって電流が流れる場合には順方向となるため、付加抵抗84は低抵抗として作用し、逆にN⁺型多結晶シリコン膜82からP⁺型多結晶シリコン膜83に向かって電流が流れる場合には逆方向となるため、付加抵抗84は高抵抗として作用する。

【0099】また、電極56および付加抵抗84は透明絶縁膜59を挟んで対向している。そのため、透明絶縁膜59は誘電体膜として機能し、透明絶縁膜59と電極56および付加抵抗84とによってコンデンサが形成され、そのコンデンサにより付加容量81が構成されている。

【0100】また、P⁺型多結晶シリコン膜83は、透明絶縁膜59上に延設され、TFT60のソース領域65と接続されている。つまり、有機EL素子10の陽極5は、TFT60のソース電極として機能する。

【0101】図15に、画素80を図3と同様の有機EL表示装置に用いた場合の等価回路を示す。有機EL素子10はTFT60を介してドレイン配線（駆動電源のプラス側）Dnと共通陰極線CLとの間に接続されている。付加抵抗84は付加容量81を介して共通陰極線CLに接続されている。

【0102】つまり、直列に接続された付加抵抗84および付加容量81と有機EL素子10とは、TFT60のソース領域65と共通陰極線CLとの間に並列に接続されている。

【0103】本実施形態においては、以下の作用および効果を得ることができる。

(1) 画素80において、ゲート配線Gnを正電圧にしてTFT60のゲート電極63に正電圧を印加すると、TFT60がオン状態となる。すると、ドレイン配線Dnに印加されたデータ信号で、有機EL素子10の静電容量と付加容量81とが充電され、画素80にデータ信号が書き込まれる。そのデータ信号によって有機EL素子10の駆動が行われる。この際、P⁺型多結晶シリコ

ン膜83及びN⁺多結晶シリコン膜82は順方向となるため、付加抵抗84は低抵抗として動作し、付加容量81は速やかに充電される。

【0104】反対に、ゲート配線G_nを負電圧にしてTFT60のゲート電極63を負電圧を印加すると、TFT60がオフ状態となり、その時点でドレイン配線D_nに印加されていたデータ信号は、電荷の状態で有機EL素子10の静電容量と付加容量11とによって保持される。有機EL素子10の発光に伴って付加容量81から有機EL素子10に電流が供給される。この際、P⁺型多結晶シリコン膜83及びN⁺多結晶シリコン膜82は逆方向となるため、付加抵抗84は高抵抗として動作し、付加容量81は緩やかに放電される。

【0105】このように、画素80へ書き込みたいデータ信号を各ドレイン配線に与えて、各ゲート配線の電圧を制御することにより、各画素80に任意のデータ信号を保持させておくことができる。そして、次に、TFT60がオン状態になるまで、引き続き有機EL素子10の駆動が行われる。

【0106】従って、アクティブマトリックス方式の有機EL表示装置によれば、単純マトリックス方式の有機EL表示装置に比べてはるかに高画質な表示が可能となる。

(2) 付加抵抗84をP⁺型多結晶シリコン膜83とN⁺型多結晶シリコン膜82とにより構成しているため、付加容量81の充電時には付加抵抗84を低抵抗として動作させて時定数を小さくし、付加容量81を速やかに充電させることができ、付加容量81の放電時には付加抵抗84を高抵抗として動作させて時定数を大きくし、付加容量81を緩やかに放電させることができる。その結果、ゲート配線数(走査線数)が増大して1つの画素80に割り当てられる駆動時間が少なくなっても、付加容量81は十分に充電されているため、有機EL素子10の駆動が影響を受けることはなく、表示パネルに表示される画像のコントラストが低下することもない。従って、第2、第4～7実施形態のアクティブマトリックス方式の有機EL表示装置よりも、より高画質なアクティブマトリックス方式の有機EL表示装置を実現することができる。

【0107】(第9実施形態)以下、本発明を具体化した第9実施形態を図面に従って説明する。尚、本実施形態において、第6実施形態と同じ構成部材については符号を等しくしてその詳細な説明を省略する。

【0108】図16は、本実施形態の有機EL表示装置の1つの画素を示す概略断面図である。アクティブマトリックス方式をとる有機EL表示装置の1つの画素85は、有機EL素子10、付加抵抗88、付加容量89、画素駆動素子としてのTFT60から構成されている。透明絶縁基板2上には付加容量(補助容量)の片側の電極として作用する付加抵抗88、透明絶縁膜59、付加

容量(補助容量)の片側の電極73及び有機EL素子10がこの順番で積層形成されている。

【0109】付加抵抗88は透明絶縁基板2上に形成されたN⁺型多結晶シリコン膜86と、同シリコン膜86上に形成されたP⁺型多結晶シリコン膜87とからなる。本実施形態における付加抵抗88もPN接合構造をとるため、可変抵抗として動作する。

【0110】また、電極73および付加抵抗88は透明絶縁膜59を挟んで対向している。そのため、透明絶縁膜59は誘電体膜として機能し、透明絶縁膜59と電極56および付加抵抗88とによってコンデンサが形成され、そのコンデンサにより付加容量89が構成されている。

【0111】図17に、画素85を図3と同様の有機EL表示装置に用いた場合の等価回路を示す。有機EL素子10はTFT60を介してドレイン配線(駆動電源のプラス側)D_nと共通陰極線CLとの間に接続されている。付加抵抗88は付加容量89と共通陰極線CLとの間に接続されている。

【0112】つまり、直列に接続された付加容量89および付加抵抗88と有機EL素子10とは、TFT60のソース領域65と共通陰極線CLとの間に並列に接続されている。

【0113】本実施形態においては、以下の作用および効果を得ることができる。

(1) 画素85の駆動方法については、第8実施形態の前記(1)と同様である。従って、第8実施形態と同様の作用により、アクティブマトリックス方式の有機EL表示装置によれば、単純マトリックス方式の有機EL表示装置に比べてはるかに高画質な表示が可能となる。

【0114】(2) 有機EL素子10と、付加容量72および付加抵抗(電極)71とが、TFT60と共通陰極線CLとの間に並列に接続されている。そのため、付加容量72の静電容量分だけ、画素70の保持特性が向上する。その結果、高画質なアクティブマトリックス方式の有機EL表示装置を実現することができる。

【0115】(3) 付加抵抗88をP⁺型多結晶シリコン膜83とN⁺型多結晶シリコン膜82とにより構成しているため、第8実施形態の画素80と同様に、付加容量89の充電時には付加抵抗88を低抵抗として動作させて時定数を小さくし、付加容量89を速やかに充電させることができ、付加容量89の放電時には付加抵抗88を高抵抗として動作させて時定数を大きくし、付加容量89を緩やかに放電させることができる。その結果、ゲート配線数(走査線数)が増大して1つの画素85に割り当てられる駆動時間が少なくなっても、付加容量89は十分に充電されているため、有機EL素子10の駆動が影響を受けることはなく、表示パネルに表示される画像のコントラストが低下することもない。従って、第2、第4～7実施形態のアクティブマトリックス方式の

有機EL表示装置よりも、より高画質なアクティブマトリックス方式の有機EL表示装置を実現することができる。

【0116】（第10実施形態）以下、本発明を具体化した第10実施形態を図面に従って説明する。尚、本実施形態において、第9実施形態と同じ構成部材については符号を等しくしてその詳細な説明を省略する。

【0117】図18は、本実施形態の有機EL表示装置の1つの画素を示す概略断面図である。アクティブマトリックス方式をとる有機EL表示装置の1つの画素90は、有機EL素子10、付加容量89、画素駆動素子としてのTFT60から構成されている。本実施形態において、付加容量（補助容量）の片側の電極として作用する付加抵抗92のN⁺型多結晶シリコン膜91はTFT60の下方まで延設されており、その他の構成は第9実施形態の画素85と同様である。

【0118】図19は本実施形態の画素90の製造工程を示す。まず、同図（a）に示すように、ガラスよりなる透明絶縁基板2上に、N⁺型多結晶シリコン膜91を500Åの膜厚で形成する。次に、N⁺型多結晶シリコン膜91上において、付加容量を形成する部分のみにP⁺型多結晶シリコン膜87を500Åの膜厚で形成する。N⁺型多結晶シリコン膜91およびP⁺型多結晶シリコン膜87によって付加抵抗92が形成される。

【0119】次に、同図（b）に示すように、付加抵抗92上にシリコン酸化膜のような透明絶縁膜59を形成し、N⁺型多結晶シリコン膜91上においてP⁺型多結晶シリコン膜87に干渉しないようにTFTの能動層となる多結晶シリコン膜61を形成する。多結晶シリコン膜61を覆うようにシリコン酸化膜のような透明絶縁膜62を形成する。

【0120】次に、同図（c）に示すように、透明絶縁膜62上にゲート電極63を形成し、同ゲート電極63をマスクとして多結晶シリコン膜61にP型不純物を高濃度に注入してドレイン領域64及びソース領域65を形成する。次に、透明絶縁膜62上にアルミニウムまたはITOよりなる電極73及びドレイン電極66を形成し、コンタクトホールにより電極73とソース領域65とを接続し、コンタクトホールによりドレイン電極66とドレイン領域64とを接続する。そして、電極73上に陽極5、ホール輸送層6、発光層7、電子輸送層8を順次形成する。

【0121】次に、同図（d）に示すように、TFT60を覆うように絶縁膜67を形成し、電子輸送層8上にITOよりなる陰極9を形成し、コンタクトホールにより陰極9とN⁺型多結晶シリコン膜91とを結合する。この後、有機EL素子10の陰極9及びTFT60を覆うようにパッシベーション膜68を形成して先の図18に示される構造を得る。

【0122】本実施形態においては、以下の作用および

効果を得ることができる。

（1）本実施形態の画素90を用いた有機EL表示装置によれば、第9実施形態の有機EL表示装置と同様の作用及び効果がある。

【0123】（2）また、付加抵抗92のN⁺型多結晶シリコン膜91をTFT60の下方まで延設していることで、透明絶縁基板2として安価なガラスを使用した場合に、ガラス中に含まれるナトリウムイオン、カリウムイオン等のイオンによるTFT60の動作への影響を、N⁺型多結晶シリコン膜91によって遮断することができる。よって、画素90を安定して動作させることができ、画素90の信頼性を向上することができる。

【0124】（3）また、本実施形態において、付加抵抗92のP⁺型多結晶シリコン膜87のP型不純物濃度およびN⁺型多結晶シリコン膜91のN型不純物濃度を 1×10^{18} 個/cm³以上に設定すると、図21に示すように、逆特性が数（約5V）となるPN接合を備えたツェナーダイオードとなる。この場合の等価回路を図20に示す。

【0125】すなわち、TFT60がオンすると、図20（a）に示すように、電流 I_{on} は有機EL素子10と付加容量89に流れる。このとき、ツェナーダイオード93は順方向バイアスとなって低抵抗になるため、付加容量89は I_{on} によって十分に充電される。

【0126】逆に、TFT60がオフすると、図20（b）に示すように、電流 I_{off} は付加容量89から有機EL素子10に向かって流れ出す。このとき、ツェナーダイオード93は逆方向バイアスとなって高抵抗になるため、電流 I_{off} はツェナーダイオード93の抵抗成分によって小さな値に制限される。よって、有機EL素子10の発光時間を延ばすことができる。

【0127】（4）さらに、本実施形態において、付加抵抗88のP⁺型多結晶シリコン膜87のP型不純物濃度およびN⁺型多結晶シリコン膜91のN型不純物濃度を約 3×10^{18} 個/cm³以上に設定すると、トンネル効果を有するトンネルダイオードとすることができ、図23に示すように、逆方向電流は常に流れるようになる。そこで、この場合には、図18において、透明絶縁基板2上にまずP⁺型多結晶シリコン膜を形成し、このP⁺型多結晶シリコン膜上にN⁺型多結晶シリコン膜を形成し、P⁺型多結晶シリコン膜を共通陰極線CLに接続する。この場合の等価回路を図22に示す。

【0128】すなわち、TFT60がオンすると、図22（a）に示すように、電流 I_{on} は有機EL素子10と付加容量89に流れる。電流 I_{on} はトンネルダイオード94に対して逆方向電流となる。TFT60がオフすると、図22（b）に示すように、付加容量89からトンネルダイオード94に対して順方向電流が流れ出す。このときの電圧 V_{off} をトンネル電流と拡散電流との中間となるようにすることによって、一定の電流を流すこ

とができるようになり、有機EL素子10を駆動することが可能となる。

【0129】なお、上記(3)および(4)の事項は、先の第9実施形態の有機EL表示装置においても同様である。

(第11実施形態)以下、本発明を具体化した第11実施形態を図面に従って説明する。尚、本実施形態において、第8実施形態と同じ構成部材については符号を等しくしてその詳細な説明を省略する。

【0130】図24は、本実施形態の有機EL表示装置の1つの画素を示す概略断面図である。アクティブマトリックス方式をとる有機EL表示装置の1つの画素95は、有機EL素子10、付加容量96、付加抵抗99、画素駆動素子としてのTFT60から構成されている。

【0131】透明絶縁基板2上には付加容量(補助容量)の片側の電極56、透明絶縁膜59、付加抵抗99及び有機EL素子10がこの順番で積層形成されている。付加抵抗99は透明絶縁膜59上に形成されたN⁺型多結晶シリコン膜97と、同シリコン膜97上に形成されたP⁺型多結晶シリコン膜98とからなる可変抵抗である。

【0132】また、電極56および付加抵抗99は透明絶縁膜59を挟んで対向している。そのため、透明絶縁膜59は誘電体膜として機能し、透明絶縁膜59と電極56および付加抵抗99とによってコンデンサが形成され、そのコンデンサにより付加容量96が構成されている。

【0133】また、N⁺型多結晶シリコン膜97は、透明絶縁膜59上に延設され、TFT60のソース領域65と接続されている。つまり、有機EL素子10の陽極5は、TFT60のソース電極として機能する。

【0134】図25に、画素95を図3と同様の有機EL表示装置に用いた場合の等価回路を示す。有機EL素子10は付加抵抗99を介してTFT60に接続されている。付加容量96はTFT60と共通陰極線CLとの間に接続されている。

【0135】つまり、直列に接続された付加抵抗99および有機EL素子10と、付加容量96とは、TFT60のソース領域65と共通陰極線CLとの間に並列に接続されている。

【0136】本実施形態においては、以下の作用および効果を得ることができる。

(1)画素95において、ゲート配線G_nを正電圧にしてTFT60のゲート電極63に正電圧を印加すると、TFT60がオン状態となる。すると、ドレイン配線D_nに印加されたデータ信号で、有機EL素子10の静電容量と付加容量96とが充電され、画素95にデータ信号が書き込まれる。そのデータ信号によって有機EL素子10の駆動が行われる。

【0137】反対に、ゲート配線G_nを負電圧にしてT

F_T60のゲート電極63を負電圧を印加すると、TFT60がオフ状態となり、その時点でドレイン配線D_nに印加されていたデータ信号は、電荷の状態で有機EL素子10の静電容量と付加容量96とによって保持される。このように、画素95へ書き込みたいデータ信号を各ドレイン配線に与えて、各ゲート配線の電圧を制御することにより、各画素96に任意のデータ信号を保持させておくことができる。そして、次に、TFT60がオン状態になるまで、引き続き有機EL素子10の駆動が行われる。

【0138】(2)上記(1)より、ゲート配線数(走査線数)が増大して1つの画素96に割り当てられる駆動時間が少なくなっても、有機EL素子10の駆動が影響を受けることはなく、表示パネルに表示される画像のコントラストが低下することもない。本実施形態のアクティブマトリックス方式の有機EL表示装置によれば、第1実施形態あるいは第3実施形態における単純マトリックス方式の有機EL表示装置に比べてはるかに高画質な表示が可能となる。

【0139】(3)付加抵抗99および有機EL素子10と、付加容量96とが、TFT60と共通陰極線CLとの間に並列に接続されている。そのため、付加容量96の静電容量分だけ、画素95の保持特性が向上する。その結果、高画質なアクティブマトリックス方式の有機EL表示装置を実現することができる。

【0140】(第12実施形態)以下、本発明を具体化した第12実施形態を図面に従って説明する。尚、本実施形態において、第11実施形態と同じ構成部材については符号を等しくしてその詳細な説明を省略する。

【0141】図26は、本実施形態の有機EL表示装置の1つの画素を示す概略断面図である。アクティブマトリックス方式をとる有機EL表示装置の1つの画素100は、有機EL素子10、付加容量96、画素駆動素子としてのTFT60から構成されている。本実施形態において、付加容量(補助容量)の片側の電極101はTFT60の下方まで延設されており、その他の構成は第11実施形態の画素95と同様である。

【0142】本実施形態においては、以下の作用および効果を得ることができる。

(1)本実施形態の画素100を用いた有機EL表示装置によれば、第11実施形態の有機EL表示装置と同様の作用及び効果がある。

【0143】(2)また、付加容量(補助容量)の片側の電極101をTFT60の下方まで延設しているの、透明絶縁基板2として安価なガラスを使用した場合に、ガラス中に含まれるナトリウムイオン、カリウムイオン等のイオンによるTFT60の動作への影響を、電極101によって遮断することができる。よって、画素100を安定して動作させることができ、画素100の信頼性を向上することができる。

【0144】（第13実施形態）以下、本発明を具体化した第13実施形態を図面に従って説明する。尚、本実施形態において、第11実施形態と同じ構成部材については符号を等しくしてその詳細な説明を省略する。

【0145】図27は、本実施形態の有機EL表示装置の1つの画素を示す概略断面図である。アクティブマトリックス方式をとる有機EL表示装置の1つの画素105は、有機EL素子10、付加容量106、画素駆動素子としてのTFT60から構成されている。

【0146】透明絶縁基板2上には付加容量（補助容量）の片側の電極56、透明絶縁膜59、付加容量（補助容量）の片側の電極107、有機EL素子10及び付加抵抗110がこの順番で積層形成されている。

【0147】付加抵抗110は有機EL素子10の陰極9上に形成されたN⁺型多結晶シリコン膜108と、同シリコン膜108上に形成されたP⁺型多結晶シリコン膜109とからなる可変抵抗である。

【0148】また、電極56および電極107は透明絶縁膜59を挟んで対向している。そのため、透明絶縁膜59は誘電体膜として機能し、透明絶縁膜59と電極56、107とによってコンデンサが形成され、そのコンデンサにより付加容量106が構成されている。

【0149】また、電極107は透明絶縁膜59上に延設され、TFT60のソース領域65と接続されている。つまり、有機EL素子10の陽極5は、TFT60のソース電極として機能する。

【0150】図28に、画素105を図3と同様の有機EL表示装置に用いた場合の等価回路を示す。有機EL素子10は付加抵抗110を介して共通陰極線CLに接続されている。付加容量106はTFT60と共通陰極線CLとの間に接続されている。

【0151】つまり、直列に接続された有機EL素子10および付加抵抗110と、付加容量106とは、TFT60のソース領域65と共通陰極線CLとの間に並列に接続されている。

【0152】本実施形態においては、以下の作用および効果を得ることができる。

（1）本実施形態の画素100を用いた有機EL表示装置によれば、第11実施形態の有機EL表示装置と同様の作用及び効果がある。

【0153】尚、上記各実施形態は以下のように変更してもよく、その場合でも同様の作用および効果を得ることができる。

（1）LDD構造のTFT23を、SD（Single Drain）構造またはダブルゲート構造のTFTに置き代える。

【0154】（2）プレーナ型のTFT23を、逆プレーナ型、スタガ型、逆スタガ型などの他の構造のTFTに置き代える。

（3）能動層として多結晶シリコン膜を用いるTFT2

3を、能動層として非晶質シリコン膜を用いるTFTに置き代える。

【0155】（4）TFTを画素駆動素子として用いたトランジスタ型のアクティブマトリックス方式の有機EL表示装置だけでなく、バルクトランジスタを画素駆動素子として用いたトランジスタ型や、ダイオード型のアクティブマトリックス方式の有機EL表示装置に適用する。ダイオード型の画素駆動素子には、MIM（Metal Insulator Metal）、ZnO（酸化亜鉛）バリスタ、MSI（Metal Semi-Insulator）、BTB（Back To Back diode）、RD（Ring Diode）などがある。

【0156】（5）有機EL素子10の発光色を変えるには、発光層7を形成する有機化合物の材質を変えればよく、緑色発光の場合はBe b q 2（10-ベンゾ

[h]キノリノール-ベリリウム錯体）、青色発光の場合はOXD（オキサジアゾール）またはAZM（アゾメチン-亜鉛錯体）、青緑色発光の場合はPYR（ピラゾリン）、黄色発光の場合はZn q 2（8-キノリノール-亜鉛錯体）、赤色発光の場合はZn Pr（ポリフィリン-亜鉛錯体）を用いればよい。このようにすれば、有機EL表示装置にカラー表示を行わせることができる。

【0157】（6）有機EL素子10からホール輸送層6を省き、陽極5および陰極9を除く有機化合物層を、発光層7と電子輸送層8の2層構造にする。

（7）有機EL素子10から電子輸送層8を省き、陽極5および陰極9を除く有機化合物層を、ホール輸送層6と発光層7の2層構造にする。

【0158】（8）有機EL素子10において、ホール輸送層6を第1のホール輸送層と第2のホール輸送層との2層構造にする。このようにすれば、発光効率の極めて高い有機EL素子10を得ることが可能になり、有機EL表示装置の輝度をさらに向上させることができる。

【0159】（9）第1実施形態または第3実施形態においても、第2実施形態または第4実施形態と同様に付加抵抗を設ける。このようにすれば、有機EL素子の内部抵抗の不足分を補い、保持特性をさらに向上させることができる。

【0160】（10）有機EL素子だけでなく、無機EL素子を用いた表示装置に適用する。

以上、各実施形態について説明したが、各実施形態から把握できる請求項以外の技術的思想について、以下にそれらの効果と共に記載する。

【0161】（イ）請求項6に記載の表示装置において、前記有機エレクトロルミネッセンス素子は第1ホール輸送層と第2ホール輸送層との2層構造から成るホール輸送層を備える有機エレクトロルミネッセンス素子を用いた表示装置。

【0162】このようにすれば、発光効率の極めて高い有機エレクトロルミネッセンス素子を得ることが可能になり、表示装置の輝度をさらに向上させることができ

る。

(ロ) 請求項4に記載の表示装置において、前記画素駆動素子はプレーナ型の薄膜トランジスタである表示装置。

【0163】このようにすれば、表示装置の構造を単純化することが可能になり、製造コストを低減することができる。

(ハ) 請求項4または上記(ロ)において、前記薄膜トランジスタは多結晶シリコン膜トランジスタである表示装置。

【0164】このようにすれば、有機EL素子10及び付加容量の駆動電流を大きくすることができ、書き込み特性を向上することができる。また、図3に示す周辺駆動回路204の一部をモノリシックに基板内に組み込むことも可能となる。

【0165】

【発明の効果】請求項1～11のいずれか1項に記載の発明によれば、保持特性を向上させることにより、質の高い安定した表示画像を得ることを可能としたエレクトロルミネッセンス素子を用いた表示装置を提供することができる。また、付加抵抗を設けることにより、エレクトロルミネッセンス素子の内部抵抗の不足分を補い、保持特性をさらに向上させることができる。

【0166】請求項2に記載の発明によれば、付加容量の静電容量とエレクトロルミネッセンス素子の静電容量との合成容量の増大により、画素の保持特性が向上する。

【0167】請求項3に記載の発明によれば、高画質なエレクトロルミネッセンス素子を用いたアクティブマトリックス方式の表示装置を提供することができる。請求項4に記載の発明によれば、画素駆動素子として薄膜トランジスタを用いることにより、トランジスタ型の優れた特徴を備えたアクティブマトリックス方式の表示装置を提供することができる。

【0168】請求項5に記載の発明によれば、有機エレクトロルミネッセンス素子の優れた特徴を備えた表示装置を提供することができる。請求項6に記載の発明によれば、発光効率の高い有機エレクトロルミネッセンス素子を得ることが可能になり、表示装置の輝度を向上させることができる。

【0169】

【0170】請求項8に記載の発明によれば、エレクトロルミネッセンス素子の書き込み特性の劣化を防止できるとともに、保持特性をさらに向上させることができる。請求項10に記載の発明によれば、付加容量の充電は速やかに行われ、付加容量の放電は緩やかに行われるため、保持特性をさらに向上させることができる。

【0171】請求項11に記載の発明によれば、可変抵

抗を容易に形成することができる。

【図面の簡単な説明】

【図1】第1実施形態の概略断面図。

【図2】第2実施形態の概略断面図。

【図3】第2実施形態のブロック図。

【図4】第2実施形態の画素の等価回路図。

【図5】第3実施形態の概略断面図。

【図6】第4実施形態の概略断面図。

【図7】第4実施形態のブロック図。

【図8】第4実施形態の画素の等価回路図。

【図9】第5実施形態の概略断面図。

【図10】第5実施形態の画素の等価回路図。

【図11】第6実施形態の概略断面図。

【図12】第6実施形態の画素の等価回路図。

【図13】第7実施形態の概略断面図。

【図14】第8実施形態の概略断面図。

【図15】第8実施形態の画素の等価回路図。

【図16】第9実施形態の概略断面図。

【図17】第9実施形態の画素の等価回路図。

【図18】第10実施形態の概略断面図。

【図19】第10実施形態の製造工程図。

【図20】第10実施形態の別の付加抵抗の等価回路図。

【図21】第10実施形態の別の付加抵抗の特性図。

【図22】第10実施形態の別の付加抵抗の等価回路図。

【図23】第10実施形態の別の付加抵抗の特性図。

【図24】第11実施形態の概略断面図。

【図25】第11実施形態の画素の等価回路図。

【図26】第12実施形態の概略断面図。

【図27】第13実施形態の概略断面図。

【図28】第13実施形態の画素の等価回路図。

【符号の説明】

3, 43…第3の電極としての電極

4…透明絶縁膜

5…第1または第2の電極としての陽極

6…発光素子層を構成するホール輸送層

7…発光素子層を構成する発光層

8…発光素子層を構成する電子輸送層

9…第1または第2の電極としての陰極

10…有機エレクトロルミネッセンス素子

11, 44, 57, 72, 81, 89, 96, 106…

付加容量

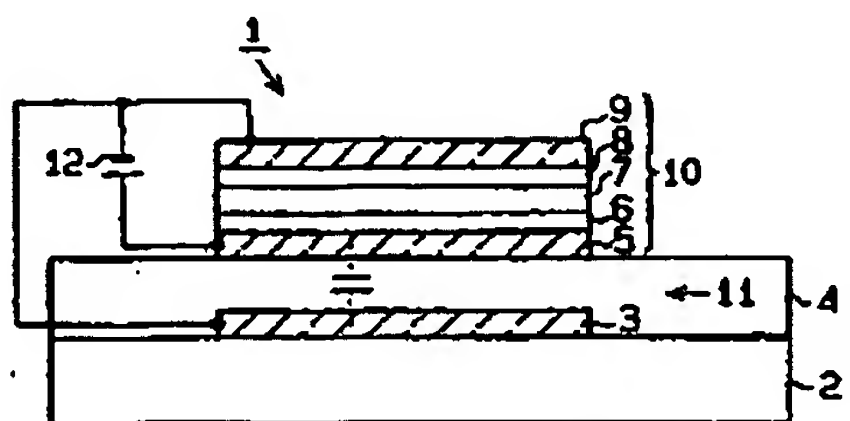
22, 52, 58, 84, 88, 92, 99, 110…

付加抵抗

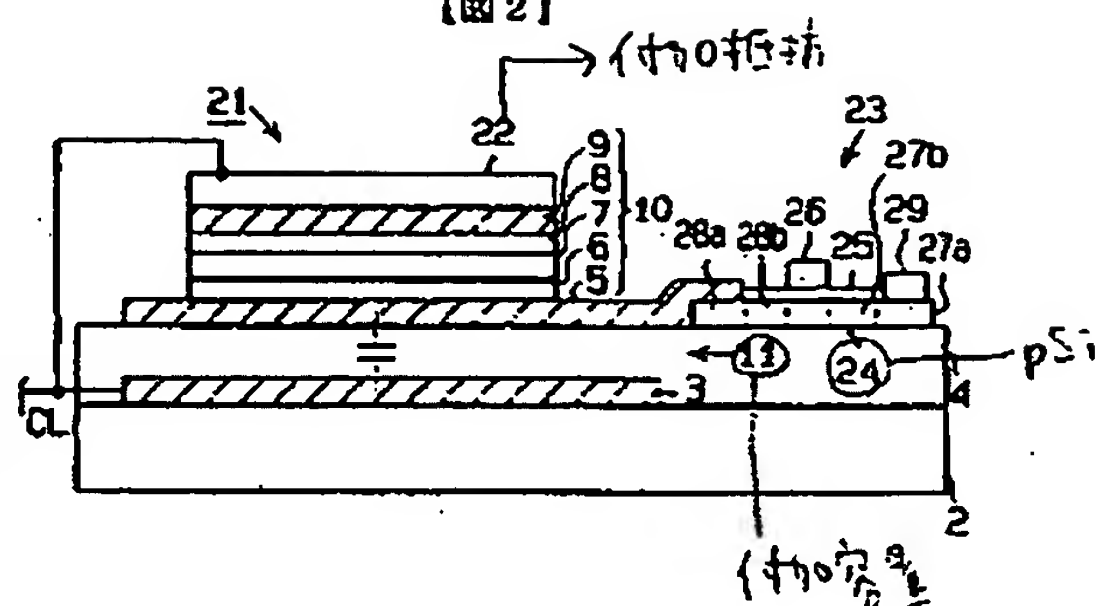
23, 60…画素駆動素子としての薄膜トランジスタ

71, 76…付加抵抗としての電極

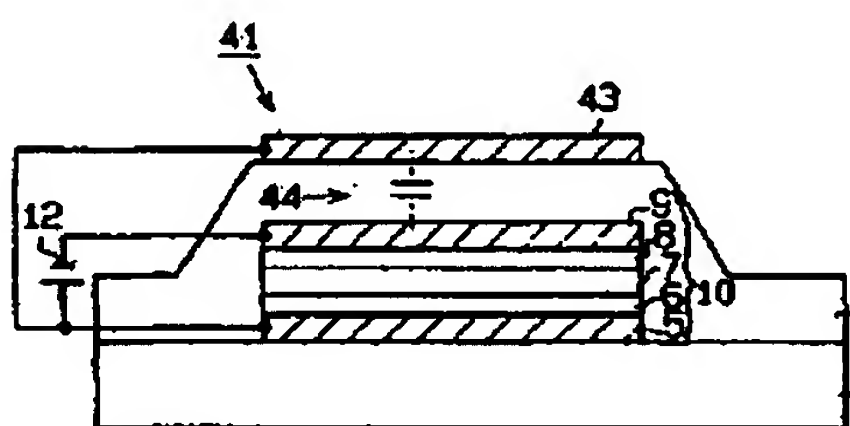
【例 1】



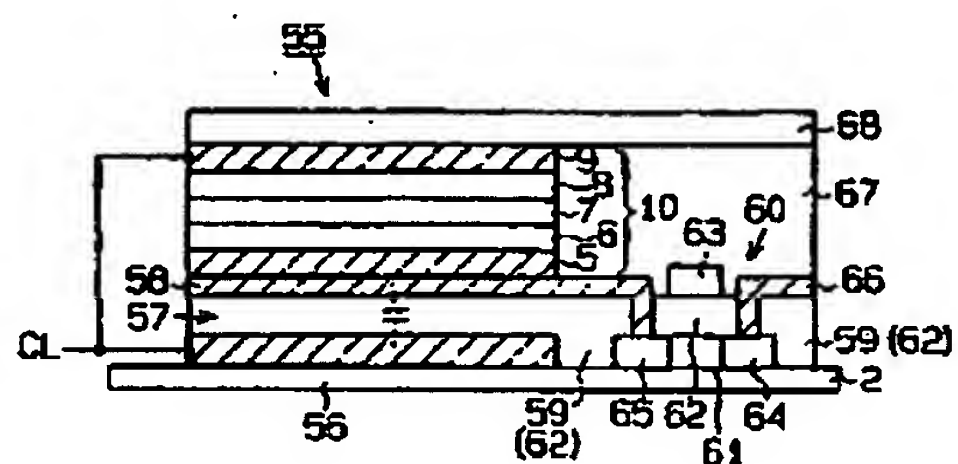
【圖 2】



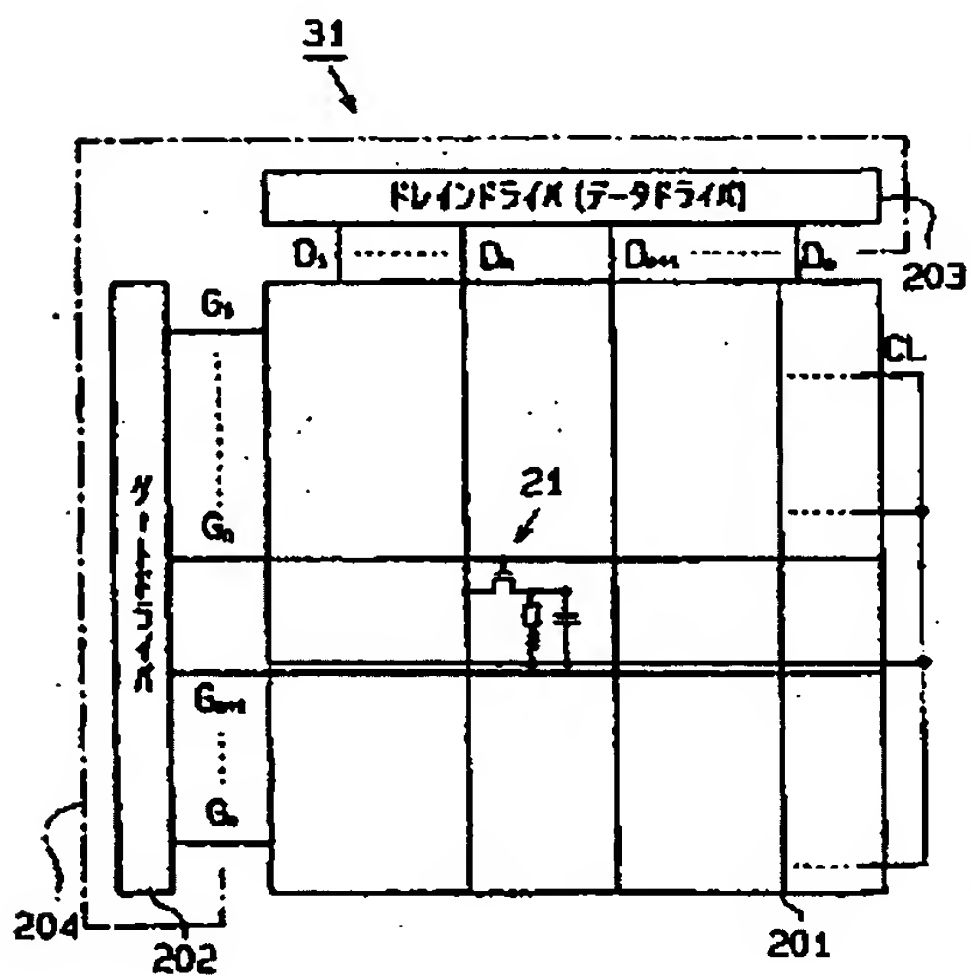
【例5】



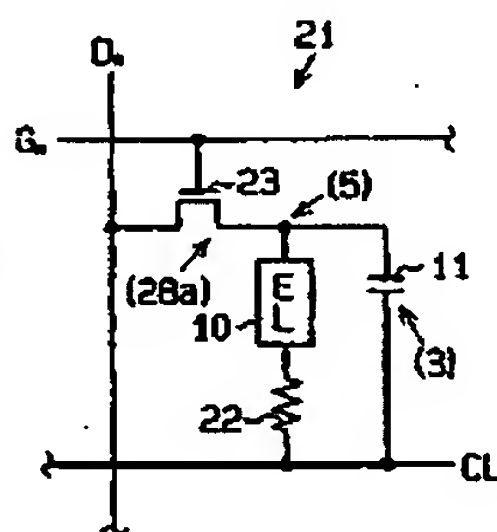
【圖 9】



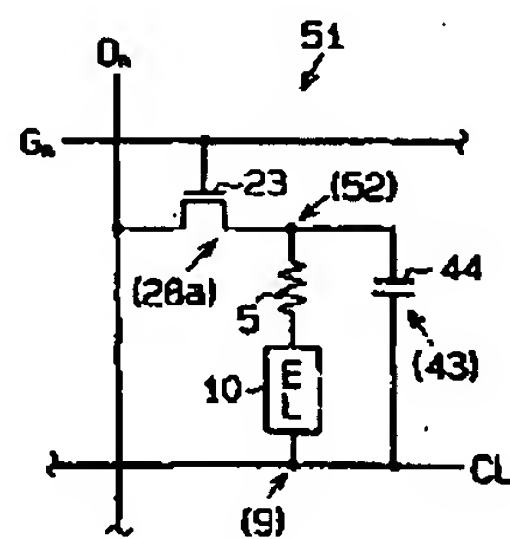
【图3】



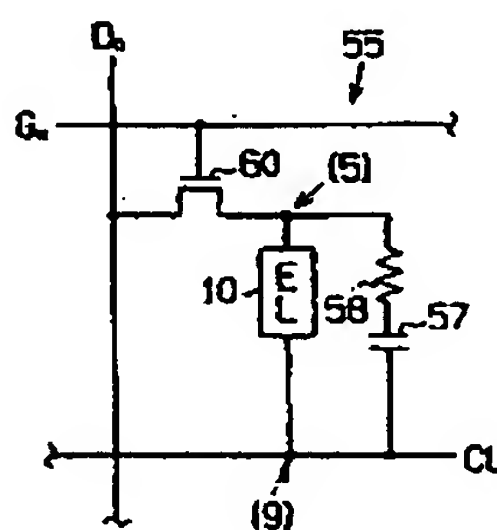
【例 4】



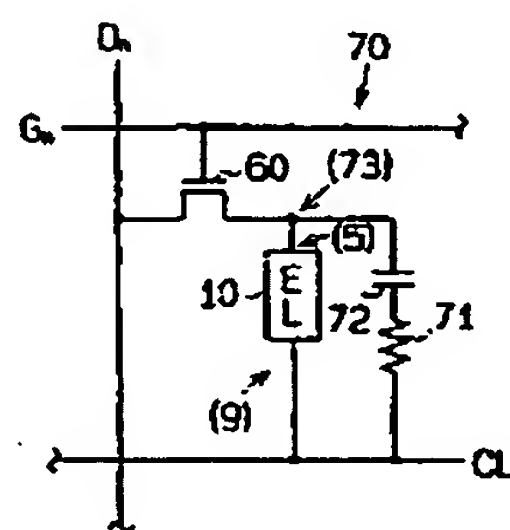
【圖8】



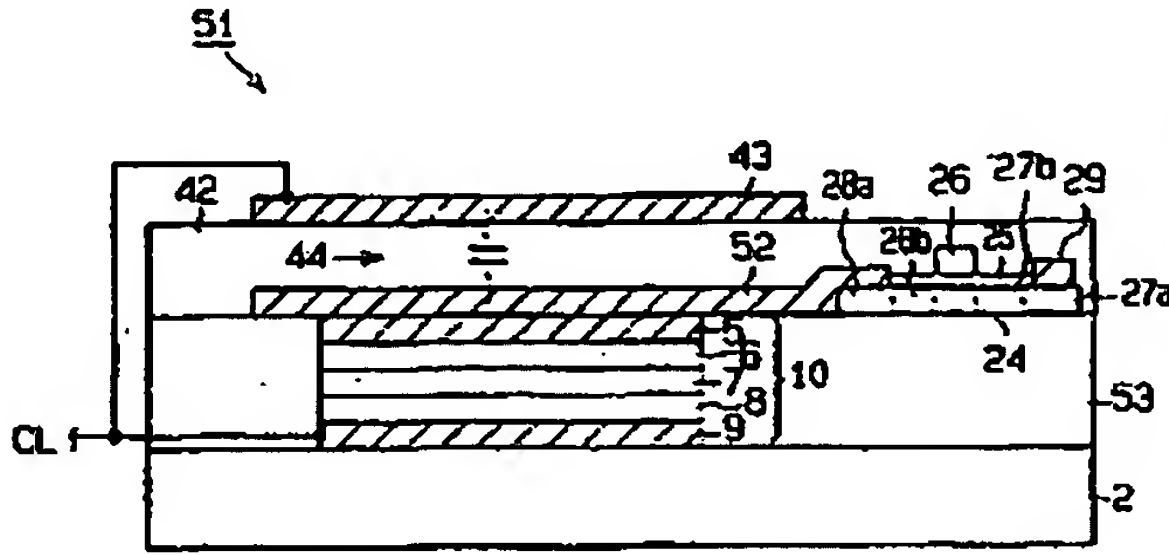
[10]



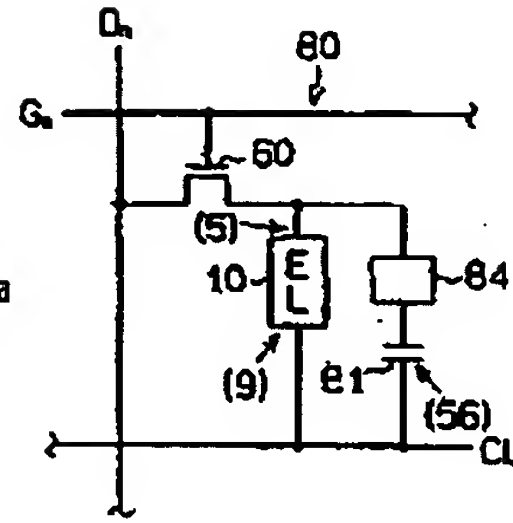
【圖 12】



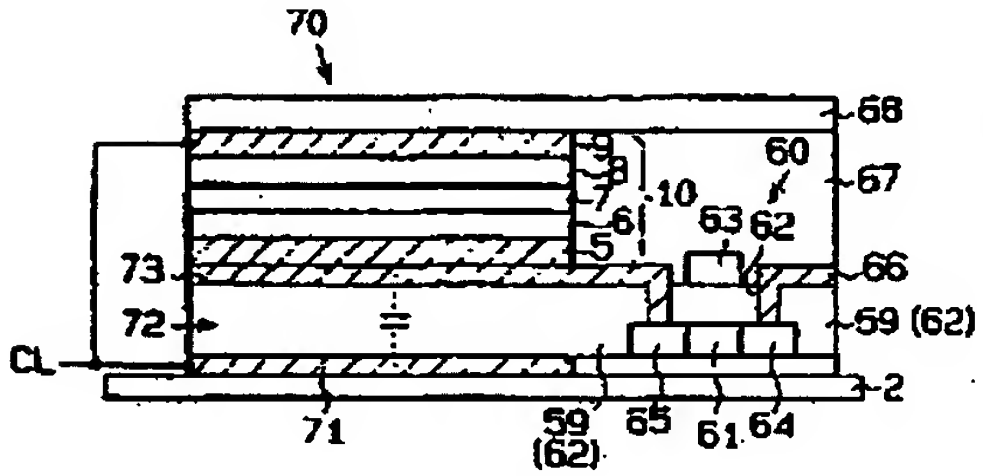
【図6】



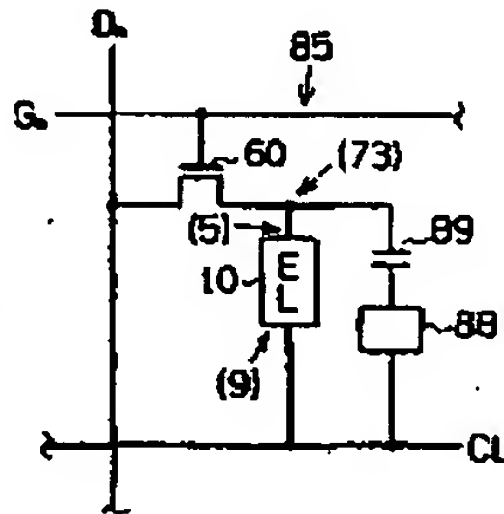
【図15】



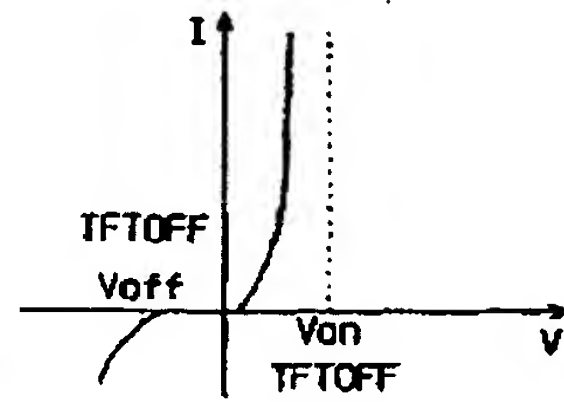
【図11】



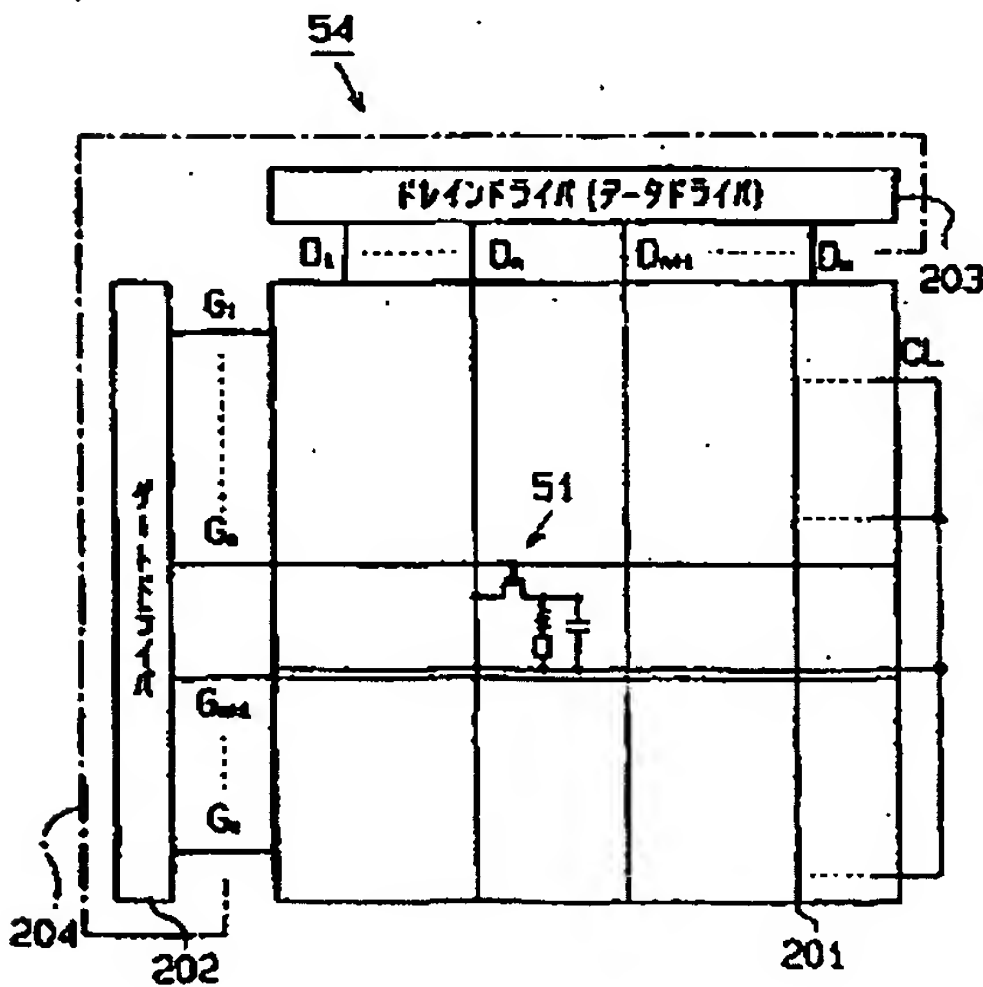
【図17】



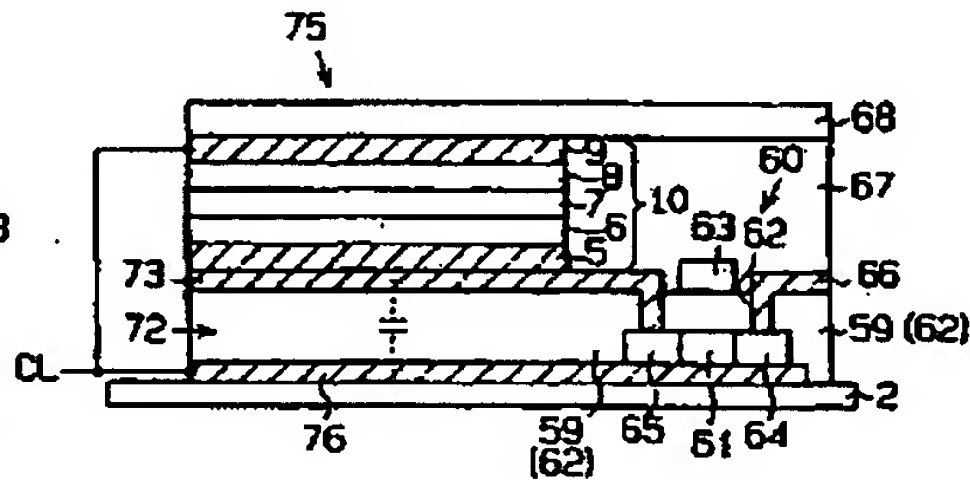
【図21】



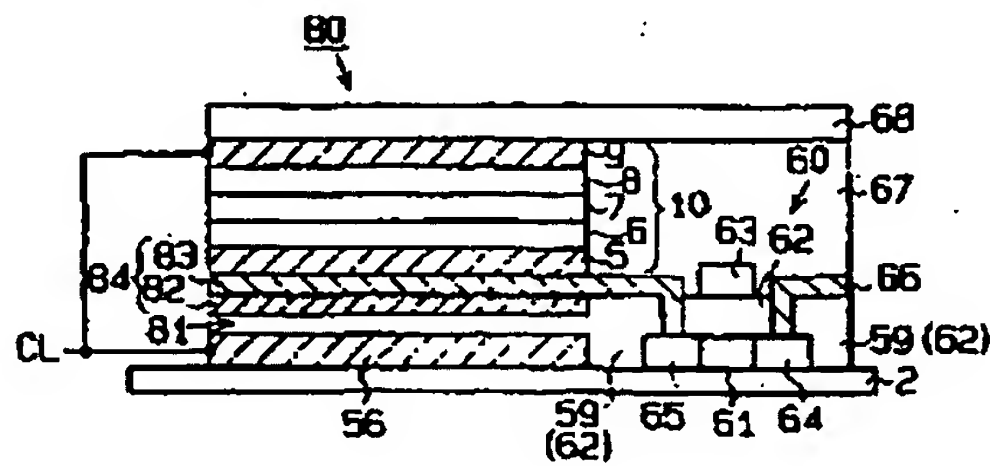
【図7】



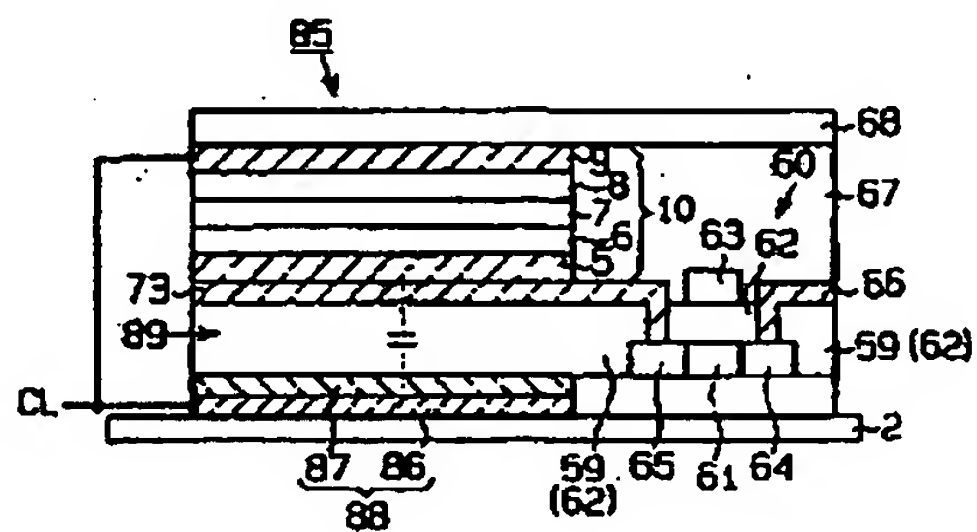
【図13】



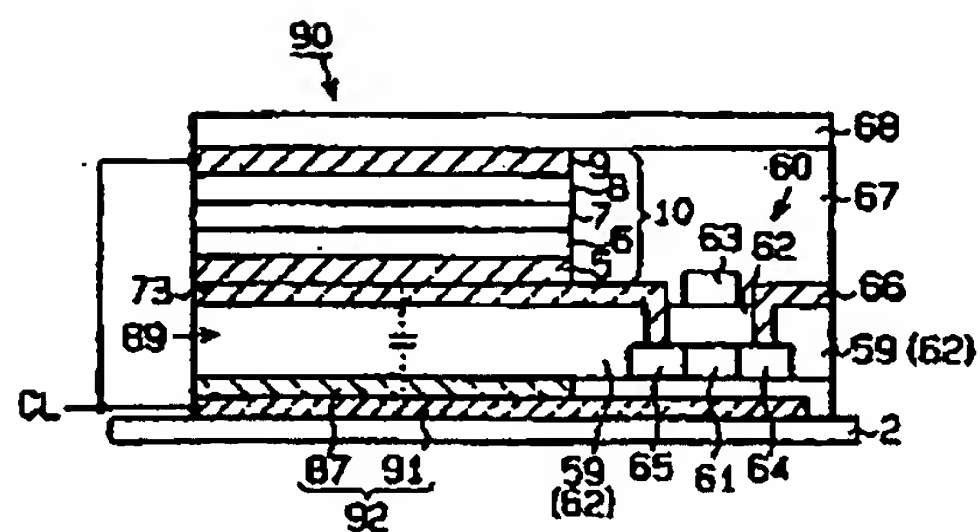
【図14】



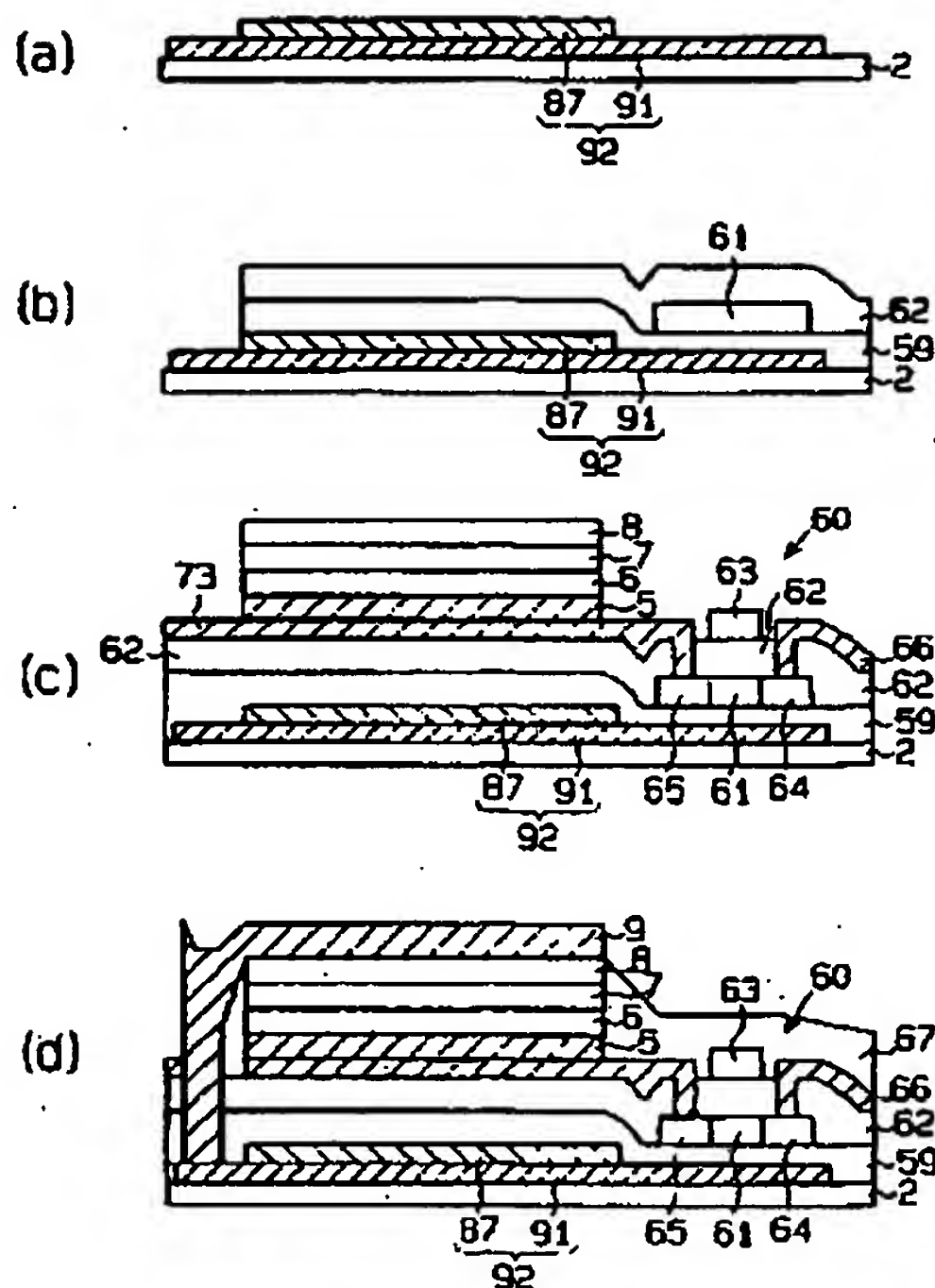
【図16】



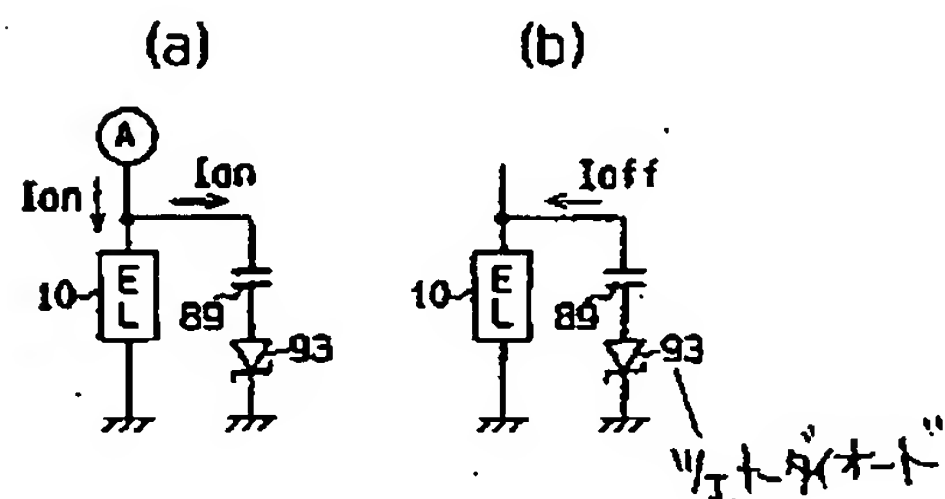
【図18】



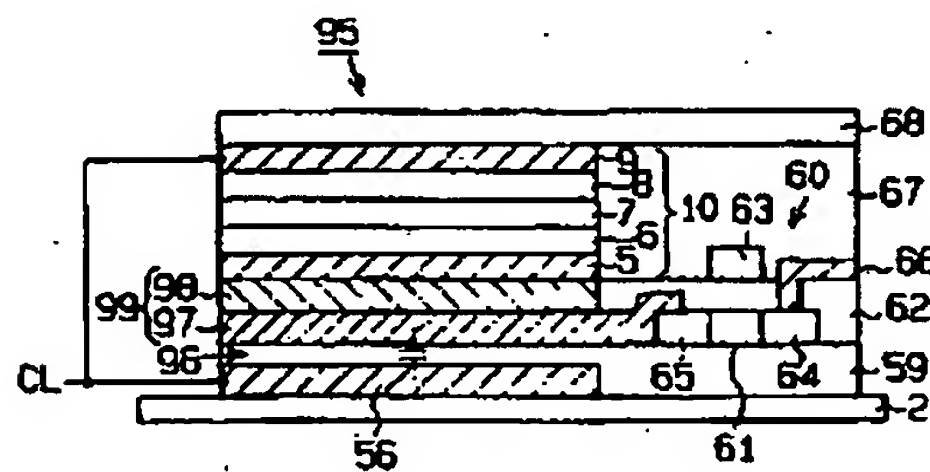
【図19】



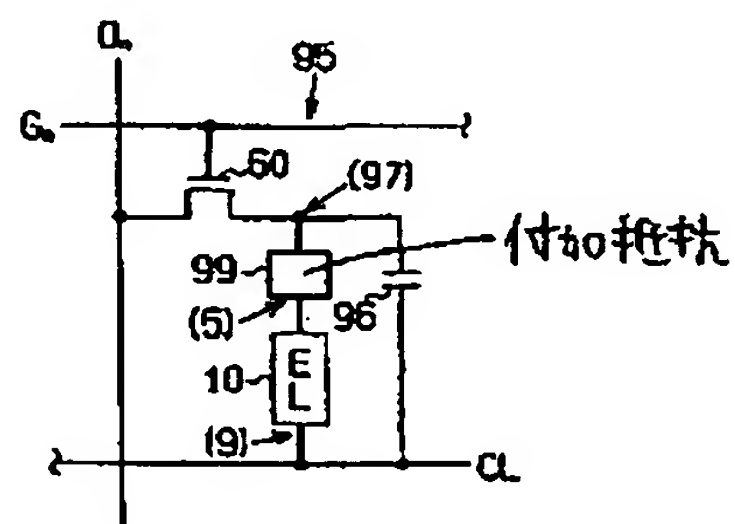
【図20】



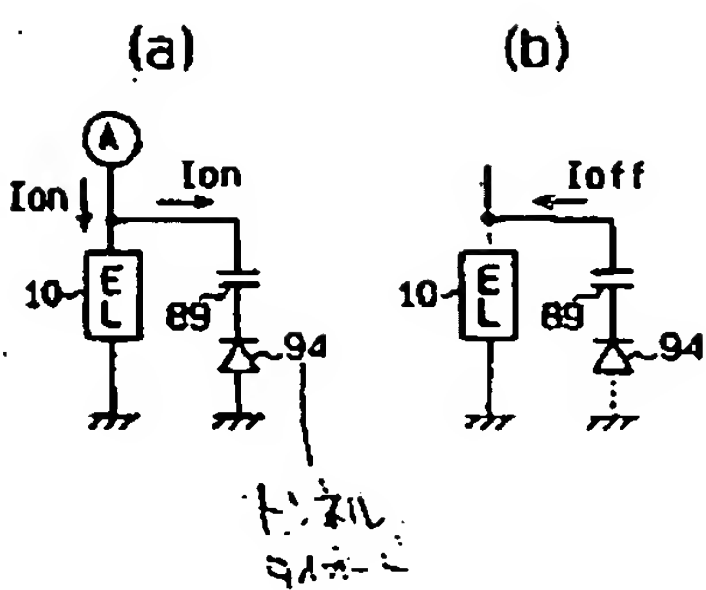
【図24】



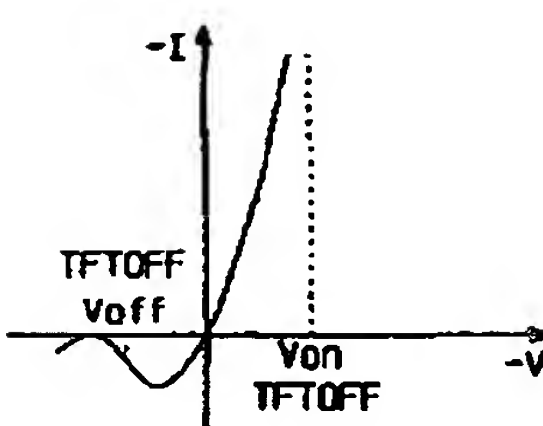
【図25】



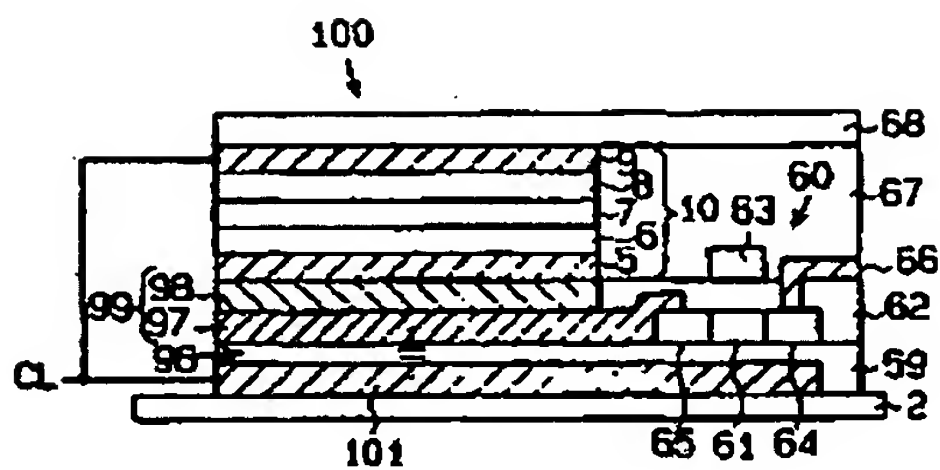
【図22】



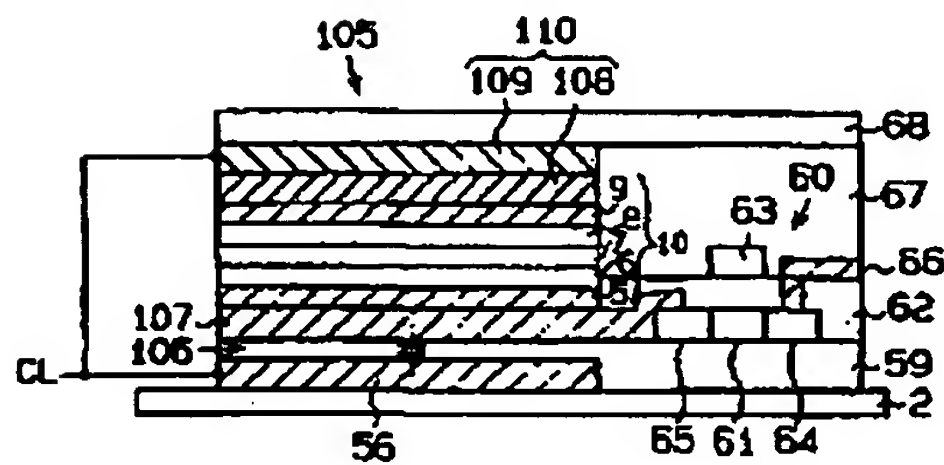
【図23】



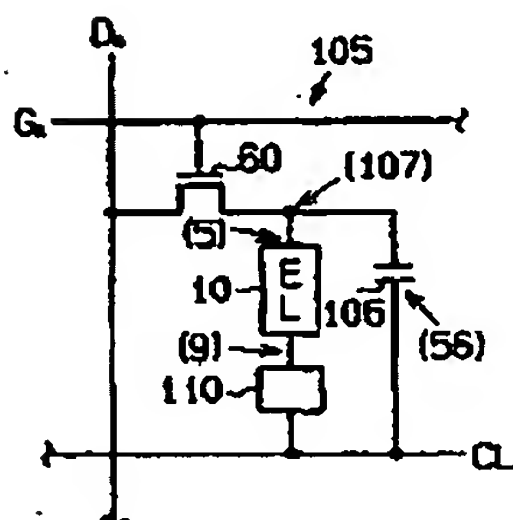
【図26】



【図27】



【図28】



フロントページの続き

- (56) 参考文献 特開 平8-54836 (J P, A)
 特開 昭63-170682 (J P, A)
 特開 平7-235378 (J P, A)
 特開 昭59-3482 (J P, A)
 特開 昭57-132189 (J P, A)
 特開 平3-165491 (J P, A)
 特開 昭56-165186 (J P, A)
 特開 昭63-132277 (J P, A)

- (58) 調査した分野(Int. Cl. 7, DB名)
 G09F 9/30 - 9/46

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.